

# TRENDY V ELEKTRONICKÝCH SOUČÁSTKÁCH

## – další zmenšování rozměrů unipolárních tranzistorů

Vladislav Musil

Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií,  
Ústav mikroelektroniky, Údolní 53, Brno, [musil@feec.vutbr.cz](mailto:musil@feec.vutbr.cz)

### 1. Úvod

Mikroelektronika je již po čtyři desetiletí vedoucí oblastí elektroniky. Je spojena s vytvářením elektronických zařízení malých rozměrů (integrovaných obvodů, IO) s velkou funkční schopností, vysokou spolehlivostí, malou spotřebou energie a nízkou cenou. Na jejím vzniku a vývoji se výrazně projevilo a projevuje úsilí po zmenšování rozměrů, hmotnosti a spotřebovaného výkonu (ruku v ruce s digitalizací elektronických systémů) a sám rychlý rozvoj mikroelektroniky je výsledkem rovnováhy mezi rozhodujícími faktory technologického a materiálového výzkumu, vývoje elektronických systémů, vývoje jejich aplikací a souvisejícími aktuálními ekonomickými aspekty.

Mikroelektronika je charakterizována dvěma principy: **mikrominiaturizací** a **integrací** (obvodových prvků i funkcí). Do oblasti mikroelektroniky jsou zahrnuty všechny oblasti zabývající se procesem vytváření integrovaných obvodů a jejich aplikacemi. Proces vytváření integrovaných obvodů má čtyři hlavní části - návrh IO, technologický proces, simulaci a modelování a sledování kvality procesu vytváření IO.

Význam a možnosti mikroelektroniky ukazuje současná výpočetní a telekomunikační technika, které jsou její nejdůležitější aplikace. Vlastní rozvoj mikroelektroniky je podmíněn jednak rozvojem mikroelektronických technologií (především monolitických), jednak zásadní změnou pojetí struktury elektronických obvodů samých a metod jejich návrhu. Ve všech průmyslových zemích se neustále rozšiřuje počet pracovníků, kteří se věnují navrhování mikroelektronických obvodů, zvláště zákaznických a polozákaznických.

Základními stavebními prvky mikroelektroniky jsou integrované obvody. Tisíce až milióny tranzistorů (spolu s diodami, rezistory, kapacitory) a příslušnými spojovacími vodiči jsou umístěny a společným technologickým postupem vytvořeny na jedné křemíkové destičce. V tomto příspěvku se podíváme na vývoj unipolárních tranzistorů, jejichž rozměry se daří stále zmenšovat, a tím zvětšovat hustotu integrace. Rozhodující množství navrhovaných i vyráběných integrovaných obvodů je v technologii CMOS.

### 2. Perspektivy vývoje mikroelektroniky

Integrované obvody mají relativně velmi krátkou historii. Od svého vzniku až do dnešní doby však zaznamenaly nebývale dynamický vývoj. *"Kdyby výroba automobilů postupovala stejně rychle jako polovodičový průmysl, ujel by Rolls-Royce na jeden galon paliva půl miliónu mil a bylo by levnější ho vyhodit než zaparkovat."* G.E. Moore, spoluzakladatel firmy Intel).

Tempo rozvoje mikroelektroniky je stále mimořádně vysoké. Také výhledy polovodičového průmyslu do blízké budoucnosti jsou velmi nadějně a vyplývají ze stability růstu výrobních objemů finálních výrobků. Mikroelektronická výroba se stále více internacionalizuje. Na její rozvoj se věnují obrovské prostředky i z celospolečenských zdrojů.

Z technického hlediska dochází stále k větší integraci prvků na čipu a ke zmenšování rozměrů těchto prvků. Přitom je zřejmé, že současný prudký rozvoj mikroelektroniky je vyvolaný zásadními inovacemi v technologii. Prudce se rozvíjí i optoelektronika a mikromechatronika. Aktuální trendy současné mikroelektroniky se týkají

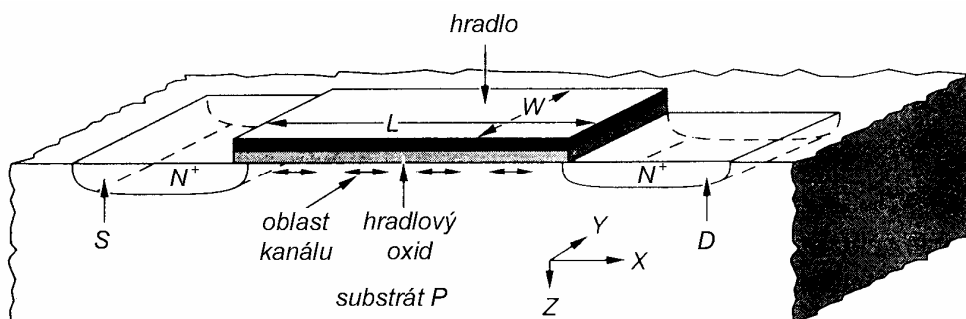
- a) vlastních integrovaných struktur a jejich zmenšování
- b) technologických procesů a příslušných technologických zařízení
- c) návrhu integrovaných obvodů a jejich testování
- d) ekonomie a spolehlivosti výroby

**Zvyšování integrace** (tj. počtu prvků na čipu) je možné v zásadě dvěma způsoby:

- zvětšováním plochy čipu při zachování velikosti struktur,
- zmenšováním rozměrů struktur na čipu

Obě metody je možné kombinovat, což je v praxi nejčastější. Přitom zvětšování plochy čipu přináší vyšší cenu a nese problémy s klesající výtěžností. Na začátku 70. let byl typický rozměr čipu 3x3 mm, na začátku devadesátých let to již bylo 1x1 cm a nyní 2x2 cm. Při druhém způsobu se zmenšují horizontální i vertikální rozměry struktur. Ovšem zmenšování se týká hlavně délky hradla (tj. vodivého kanálu - na obr. 1 je označen jako L) u unipolárních struktur (hlavně MOS) a tloušťky báze u bipolárních struktur. Současný vývoj IO vede k realizaci struktur, ve kterých se rozměry detailů posunují do výrazně submikrometrové oblasti.

Zmenšování rozměrů v IO je doprovázeno nejen výrazným zlepšením jejich (některých) vlastností, ale i výskytem nových a často nežádoucích vlastností (spojených se základními fyzikálními ději). Teprve usilovným výzkumem a vývojem se pak dá dosáhnout prakticky použitelných a samozřejmě i lepších výsledků v porovnání s dřívějším stavem.



Obr. 1. Struktura tranzistoru MOS

Zmenšování geometrických rozměrů mikroelektronických struktur je umožněno zdokonalováním fotolitografických procesů, uplatňováním nových technologických postupů (plasmatické leptání, nové materiály a způsoby propojování), zvyšováním čistoty technologického procesu a kvality vstupních materiálů. Struktury pod  $0,5 \mu\text{m}$  již vyžadují menší napájecí napětí než  $5 \text{V}$ .

Problémy přináší i propojování prvků na čipu, především časové konstanty RC dlouhých vodičů. Nejdelší vodiče mají délku srovnatelnou s rozměry čipu a jejich délka může tedy dosahovat 10 až 50 mm. Absolutní zpoždění se tedy nezmenšuje úměrně se zmenšováním rozměrů aktivních součástek. Nově konstruované čipy mají 5 až 8 propojovacích úrovní. Prvořadý význam má materiál propojovacích vodičů. Vodiče z poly-Si ( $30 \Omega/\text{čtverec}$ ) nejsou přijatelné pro spoje delší než  $10 \mu\text{m}$ . Pro delší spoje se užívají silicidy kovů (např. silicid tantalu s  $2,5 \Omega/\text{čtverec}$ ) nebo vrstevnaté struktury (polycidy). Z hlediska odporu je ovšem stále nejlepší hliník (asi  $2,5 \text{m}\Omega/\text{čtverec}$ ) a nově vyvinutá technologie (původně firma IBM) s použitím mědi, která také řeší problémy s elektromigrací.

### Vyšší integrace přináší uživateli tyto výhody:

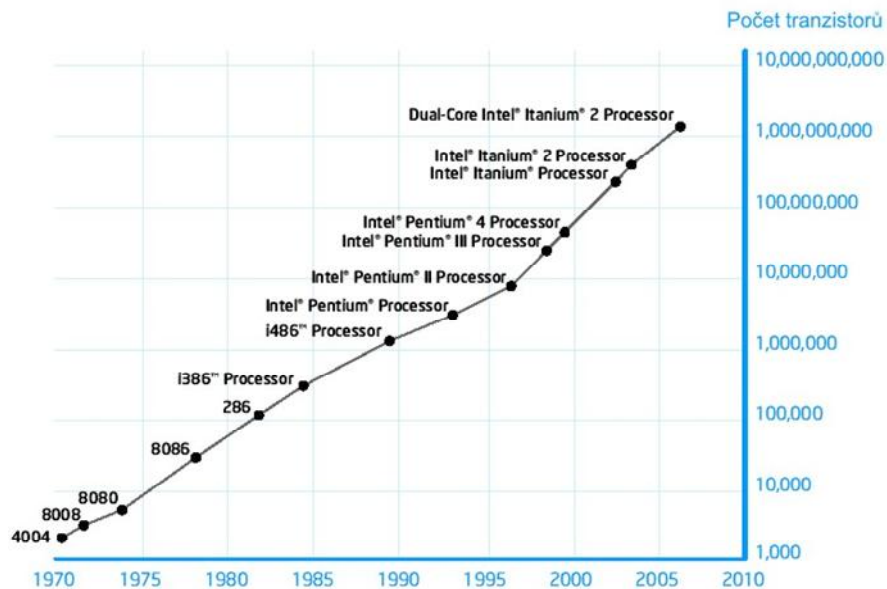
- zvýšení spolehlivosti systému (propojení více prvků na čipu je spolehlivější než propojení IO na desce plošných spojů)
- zmenšení počtu IO, a tím úsporu prostoru a hmotnosti (řada aplikací je již „jednočipových“)
- snížení nákladů vzniklých zmenšením počtu IO, zvláště pokles plochy potřebných pl. spojů.

### Zvyšování integrace nese s sebou tyto problémy:

- problém nárůstu počtu vývodů a složitosti pouzdrění
- udržení příkonu obvodu v mezích daných schopností pouzdra odvést a rozptýlit ztrátový tepelný výkon
- potřeba zabudování pomocných obvodů pro diagnostiku
- vyřešení požadavků ekonomické výroby

Pokroky ve zvyšování integrace jsou nejen otázkou technickou, ale, a to hlavně, ekonomickou záležitostí.

Měřítkem technologické úrovně jsou **paměti DRAM** a **paměti FLASH**. Dosahuje se u nich největší hustoty integrace. Často jsou označovány jako "hnací motor mikroelektroniky". V posledních letech se zvyšovala kapacita pamětí RAM čtyřnásobně přibližně každé tři roky (v literatuře se hovoří o tzv. Moorově zákoně). V praxi se ukázalo, že hustota integrace nevzrůstá tak rychle u všech typů integrovaných obvodů jako u polovodičových pamětí. Doplňujícím údajem proto bývá složitost **mikroprocesorů** (zde přistupují problémy s návrhem) nebo složitost **obvodů ASIC** (obvykle hradlových polí), které považujeme za nejsložitější z hlediska návrhu. Poznamenejme, že všechny tyto úvahy se týkají obvodů CMOS.



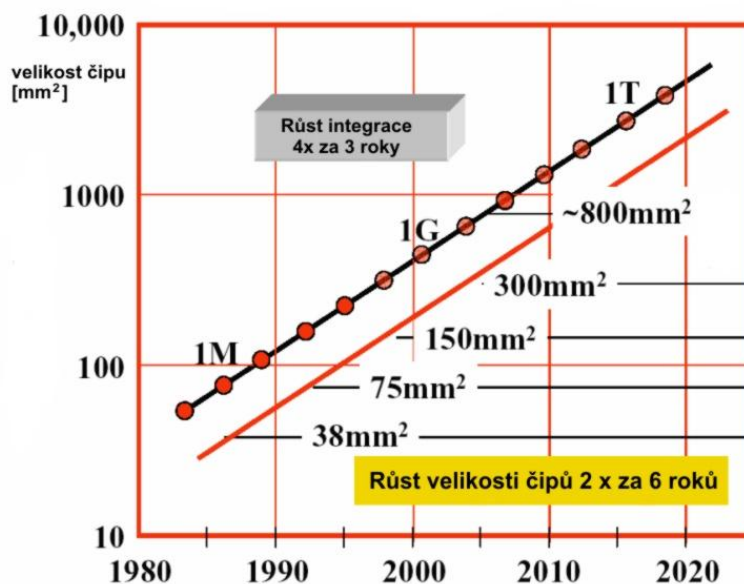
Obr. 2. Vývoj mikroprocesorů z hlediska hustoty integrace (podle [www.intel.com](http://www.intel.com))

Vývoj integrovaných obvodů z hlediska hustoty integrace ilustruje obr. 2 (na příkladu mikroprocesorů Intel), který předpokládá, že hustota elektronických prvků v integrovaném obvodu roste exponenciálně s časem se základem čísla 2 (Moorův zákon), pomaleji potom roste plocha čipu a klesá minimální rozměr struktury:

<b>Složitost čipů</b>	- index růstu 4 x za 3 roky
<b>Minimální rozměr struktury</b>	- index růstu 0,5 x za 3 roky
<b>Plocha čipu</b>	- index růstu 2 x za 6 roků

mikroprocesor	zahájení výroby	počet tranzistorů
4004	1971	2 300
8008	1972	2 500
8080	1974	4 500
8086	1978	29 000
286	1982	134 000
386	1985	275 000
486	1989	1 200 000
Pentium	1993	3 100 000
Pentium II	1997	7 500 000
Pentium III	1999	9 500 000
Pentium 4	2000	42 000 000
Itanium	2001	25 000 000
Itanium 2	2003	220 000 000
Itanium 2 (9 MB cache)	2004	592 000 000

Tab.1. Počty tranzistorů v mikroprocesorech Intel

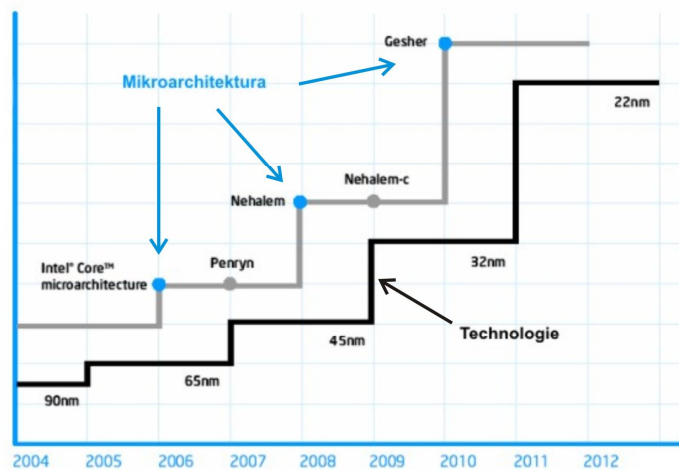


Obr. 3. Ilustrace Moorova zákona (pro paměti platí horní čára a pro mikroprocesory spodní)

V dubnu 1965 časopis Electronics slavil 35 let existence. Redaktoři požádali G. Moora, aby se pokusil odhadnout vývoj polovodičového průmyslu na dalších 10 let. Ten pak v článku *Cramming more components onto integrated circuits* napsal: Množství komponent na čipu vzroste každý rok přibližně na dvojnásobek. Jistě lze předpokládat, že se tento trend v kratším časovém horizontu udrží, či dokonce vzroste. V dlouhodobém výhledu už to není tak jisté. Není však důvod, proč by zmíněná rychlost růstu nemohla zůstat skoro konstantní nejméně 10 let. Tato předpověď Gordona Moora proslavila a vstoupila do historie jako Moorův zákon. A přitom integrovanému obvodu bylo tenkrát teprve 5 let a analýza vycházela z pouhých tří

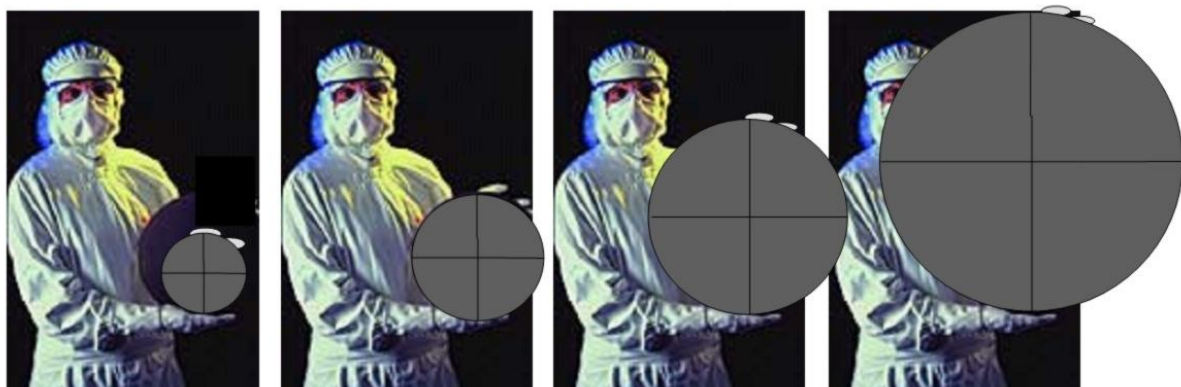
experimentálních bodů! Po deseti letech byl zákon poopraven na "zdvojnásobení každých 18 měsíců", ale jinak překvapivě dobře popisuje vývoj až do dnešních dnů. Dnes se Moorův zákon uvádí v této podobě: *Hustota obvodu nebo kapacita paměti se zdvojnásobuje každých 18 měsíců, neboli zčtyřnásobuje každé tři roky.*

Význam Moorova zákona je velký, často je vnímán jako barometr polovodičového průmyslu, měřítko pro hodnocení inovace a pokroku. Především jde o výrok, který je srozumitelný i lidem, kteří nejsou odborníci v mikroelektronice. Moorův zákon podnítl vznik několika doplňků, z nichž velmi názorný je tzv. Rockův zákon (někdy označován jako druhý Moorův zákon): Investice do nových zařízení na výrobu čipů se zdvojnásobuje každé 4 roky. Tento zákon překvapivě dobře platí a má zásadní význam pro ekonomiku polovodičového průmyslu.



Obr. 4. Ilustrace vývoje rozměrů unipolárních tranzistorů (pro firmu Intel)

Od roku 1971 vzrostla spotřeba mikroprocesorů z 0,3 W na více než 20 W, počet vývodů stoupl z 18 na 387 a více, rychlost stoupla ze 108 kHz na cca 500 MHz (Pentium III) až 3500 MHz (Pentium IV). Technologie nyní dovoluje osm úrovní propojení. Napájecí napětí pokleslo z 12 V na 2,2 V a technologie se měnila z PMOS na NMOS, BiCMOS a dnešní CMOS. Předpokládá se, že kmitočet již příliš stoupat nebude (jak jsme byli celá léta svědky tohoto „závodu“).

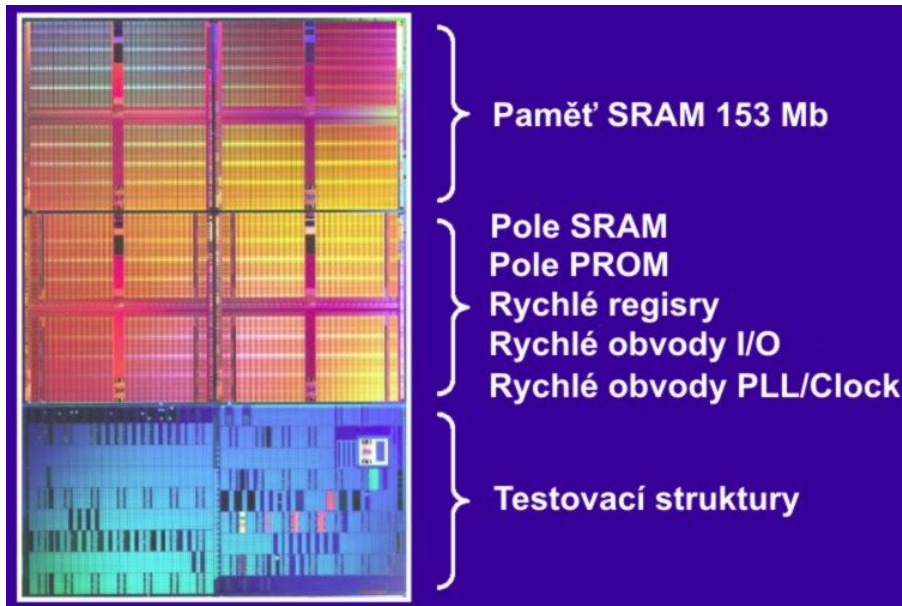


Obr. 5. Ilustrace zvětšování průměru zpracovávaných křemíkových desek (podle [www.intel.com](http://www.intel.com))

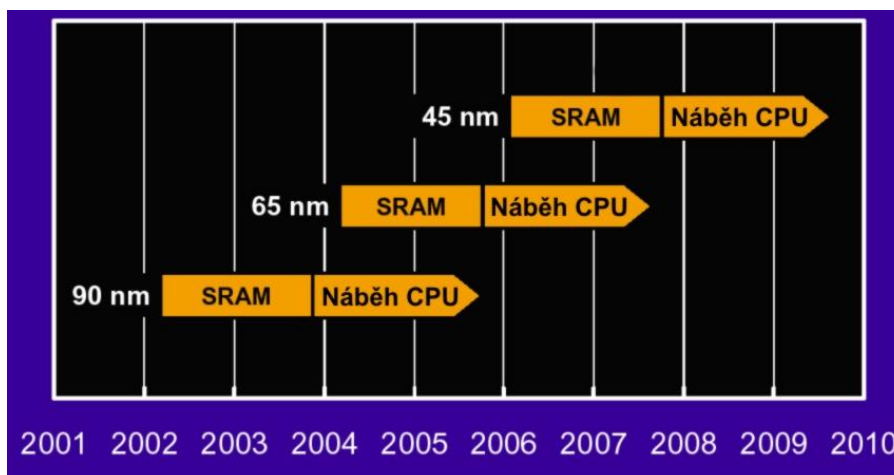
Desky o průměru 200 mm se začaly používat po roce 1990, desky o průměru 300mm používají výrobci pro paměti a mikroprocesory od roku 2001, o deskách 450 mm se uvažuje po roce 2012 a o deskách 675 mm po roce 2020 (jako opravdu dalekém perspektivním výhledu).

### 3. Nové struktury tranzistorů MOS

Firma Intel v lednu 2006 představila funkční obvod v technologii s délkou hradla 45 nm. Šlo o paměť SRAM 153 Mb s cca 1 miliardou tranzistorů. Paměťová buňka je 6 tranzistorová s plochou 0,346  $\mu\text{m}^2$ . Paměť byla vyrobena v závodě v Oregonu (Hillsboro). Od podzimu 2007 předpokládá



Obr. 6. Ověřovací čip v technologii 45 nm



Obr. 7. Časový průběh náběhu výroby obvodů v technologii CMOS 90 nm, 65 nm a 45 nm

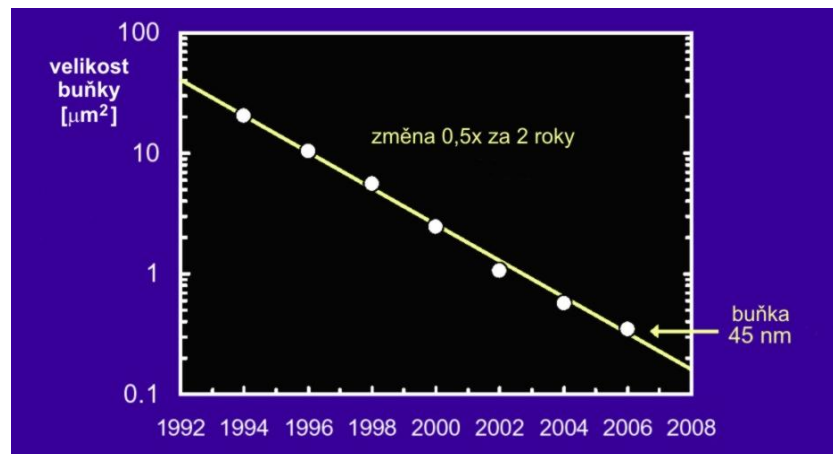
Tab. 2. Vývoj technologií Intel

délka hradla	90 nm	65 nm	45 nm	32 nm
nástup výroby	2003	2005	2007	2009
hradlový oxid	oxid křemíku		oxid hafnia	

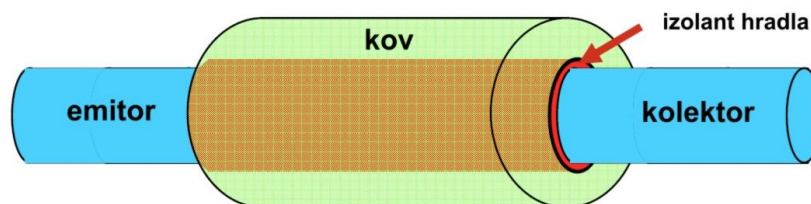
firma Intel dodávky mikroprocesorů v této technologii. K tomu se staví další výrobní závod v Novém Mexiku. Technologie 45 nm představuje svým způsobem revoluci v technologii CMOS. Byl opuštěn oxid křemičitý a nahrazen oxidem hafnia pro oblasti hradel (hradlový oxid). Tento oxid se vyznačuje "velkou" hodnotou permitivity. Pro ostatní oblasti (tzv. polní oxid) se používá směs oxidů, která docílí nízkou permitivitu (snižují se parazitní kapacity). Epitaxní křemík je tzv. napjatý na mezivrstvě germania. Předpokládá se, že technologie 32 nm bude poslední s litograficky vymezeným



kanálem. V dalších generacích tranzistorů se předpokládá přechod na vertikální struktury, kde minimální motivy nebudou vymezovány litograficky (obr. 9 a 10), a na aplikace nanotrubic a podobných struktur.



Obr. 8. Trend zmenšování paměťové buňky paměti SRAM (ve shodě s Moorovým zákonem)



Obr. 9. Teoretický princip tranzistorů MOS nové generace

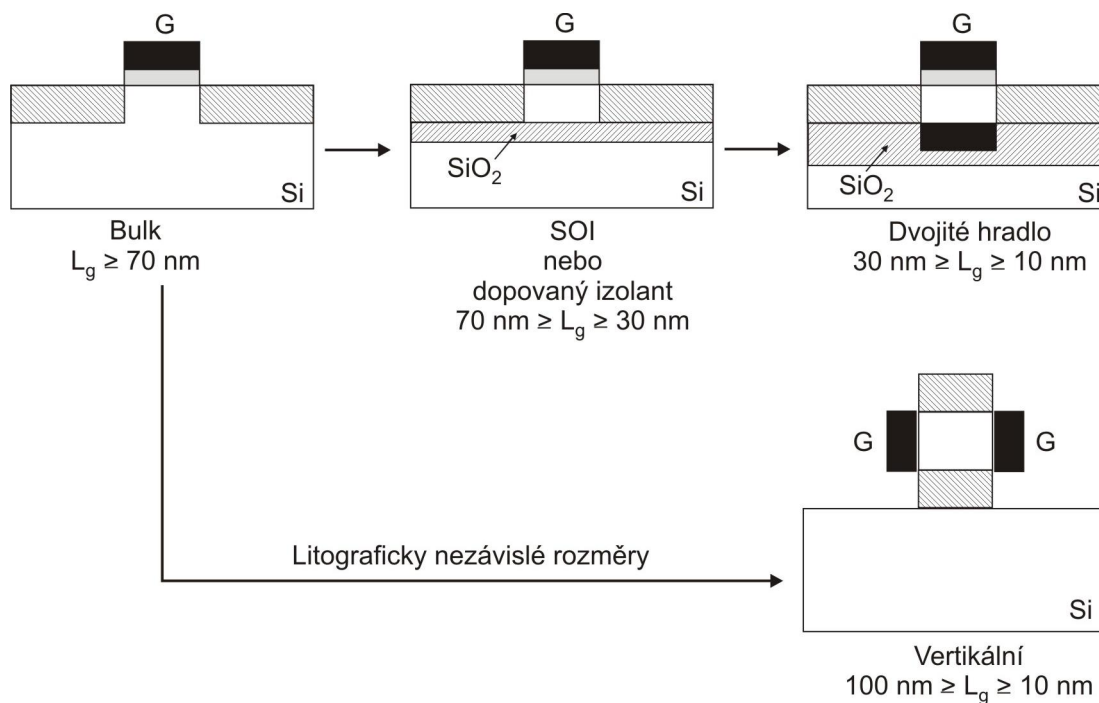
#### 4. Materiály a technologické procesy

Hlavním materiálem pro výrobu IO je v současné době křemík a své postavení si udrží i v dalších letech. Průměr zpracovávaných desek se stále zvětšuje (1,5", 2", 2,5", 3", 4", 5", 150 mm, 200 mm, 300 mm (Pizza-Wafer) a výhledově i 450 (Family Pizza-Wafer) a 675 mm), viz obr. 5. Možnosti technologie jsou dány zvládnutím následujících procesů:

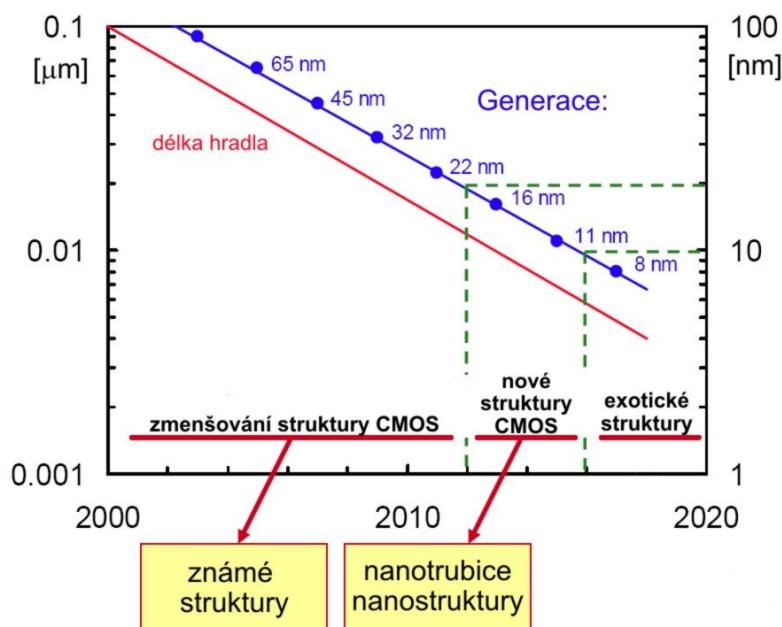
- Kvalitní litografické metody (především fotolitografie - hluboké UV)
- Vysoce přesné a homogenní selektivní leptání (iontové)
- Vytváření velmi tenkého homogenního hradlového oxidu
- Vytváření mělkých implantovaných dotačních profilů
- Snižování času a teploty při vysokoteplotních operacích
- Vylepšení technologie vytváření vodivých spojů (víceúrovňové spoje)
- Omezení procesů vyvolávajících radiační poruchy
- Zvyšování spolehlivosti

Rozhodující úlohu ve vývoji technologie sehrává litografie (litografie včetně následného leptání reprezentuje asi 60 % technologických operací). Rozhoduje také o ceně hromadných operací a tím v podstatě i o ceně čipu. Pro kalkulaci je důležitá cena výchozího litografického zařízení a jeho průchodnost. Od 70tých let se používal tzv. měkký (proximity soft) kontaktní způsob exponování motivu masek do rezistu. Od začátku 80tých let se používá projekční expozice se zmenšením motivu čipu 1:10 nebo 1:5. V současnosti se používají vysokovýkonné krokovací optické stroje pracující v UV oblasti spektra (365 nm, čára i) a pro

menší rozměry je třeba použít záření z hluboké ultrafialové oblasti (DUV, Deep UV) s vlnovou délkou 248 nebo 193 nm.



Obr. 10. Postupné zmenšování struktury unipolárního tranzistoru, tendence je k izolovanému substrátu a použití dvojitěho nebo trojitěho hradla, jehož rozměry nezávisí na litografii



Obr. 11. Předpokládané další generace tranzistorů MOS

Z hlediska časového je zajímavé, že výroba IO vyžaduje cca 65 hodin čistého výrobního času, ale celý cyklus trvá celkem 2 až 3 měsíce (od začátku až po zapouzdření a označení). Nová továrna vyžaduje nákladu cca 1 mld USD (propustnost 20 000 desek o průměru 200 mm měsíčně). Přitom dodací lhůty technologických zařízení jsou cca 3 roky.



## Literatura

Waser, R. (editor): Nanoelectronics and information technology. Wiley-VCH (2003), ISBN 3-527-40363-9.

Luryi, S. - Xu, J. - Zaslavsky, A.: Future trends in microelectronics. The road ahead. Wiley (1999), ISBN 0-471-32183-4.

Luryi, S. - Xu, J. - Zaslavsky, A.: Future trends in microelectronics. The nano millenium. Wiley (2002), ISBN 0-471-21247-4.

<http://public.itrs.net>, *The International Technology Roadmap for Semiconductors*, Semiconductor Industry Association (SIA), San Jose.

<http://www.intel.com>

<http://www.isi.edu/mosis/>

<http://www.semtech.org/public/about.htm/>

<http://www.te.ri.ac.uk/europractice/>

<http://tima-cmp.imag.fr/>

<http://www.pcmp.caltech.edu/>

<http://nano.xerox.com/nano/>

<http://www.icsi.berkeley.edu/>

Hodges, D.A. - Jackson, H.G. - Saleh, R.A.: Analysis and Design of Digital Integrated Circuits in Deep Submicron Technology. McGraw Hill, 2003, ISBN 0-07-118164-4

Franssila, S.: Introduction to Microfabrication. Wiley, 2004, ISBN 0-470-85106-6

Goser, K. -Glosekotter, P. - Dienstuhl, J.: Nanoelectronic and nanosystems. Springer, 2004, ISBN 3-540-40443-0