

MIKROELEKTRONIKA A NANOELEKTRONIKA

Vladislav Musil

Abstrakt

Článek pojednává o obecných aspektech mikrosystémů a nanosystémů ve vztahu k následným aplikacím. Obecně výraz mikrosystém zahrnuje integrované obvody (IC, Integrated Circuits), MEMS (Micro-Electro-Mechanical Systems), MOEMS (Micro-Opto- and Electro-Mechanical Systems), mikrosenzory, mikroaktuátory, inteligentní mikrosystémy (Smart Microsystems), mikrooptiku, mikrotechnologie a mikrofluidické systémy.

Výraz nanosystém je spojen s molekulární technologií a nanotechnologií, s prvky NEMS (Nano-Electro-Mechanical-Systems), aplikacemi uhlíkových nanotrubiček (nanotubes devices) a bionikou. Typickou součástí mikrotechnologií a nanotechnologií jsou aplikace nových fyzikálních principů, inteligentní materiály a moderní výrobní procesy. Nanosystémy a mikrosystémy jsou charakterizovány komplexním řešením vytvořeným na čipu. V tomto příspěvku budou charakterizovány fyzikální a technologické aspekty a limity mikrosystémů a nanosystémů. Velikost strukturálního prvku, energetické hodnocení funkčních procesů a funkční vlastnosti jsou základní kritéria pro charakterizaci mikrosystémů. Zatímco hranice mezi makrosystémy a mikrosystémy je dána růzností technologických procesů, hranice mezi mikrosystémy a nanosystémy je kvantověmechanická.

ÚVOD

První polovina dvacátého století byla charakterizována jako období techniky (hardware age), zatímco druhá polovina jako období informatiky a programů (software age). Dvacáté první století bude obdobím mechatroniky, mikrosystémů a nanosystémů (a také robotiky, genetického inženýrství atd.).

Základním parametrem pro kvalifikaci makro- a mikro- a nanosystémů jsou mechanické vlastnosti jejich stavebních elementů a energetické spektrum elektronů (obr. 1). Zatímco hranice mezi makro- a mikrosystémy je definována technologickými procesy, hranice mezi mikro- a nanosystémy je kvantověmechanická. Rozměr velikosti 2 až 4 nm je znám jako hranice přímého tunelování elektronů ve vrstevných strukturách [21].

Pracovní principy a základní koncepty konvenčních elektromechanických a mikroelektromechanických systémů jsou stejné. Nanosystémy jsou studovány s využitím odlišných konceptů a teorií.

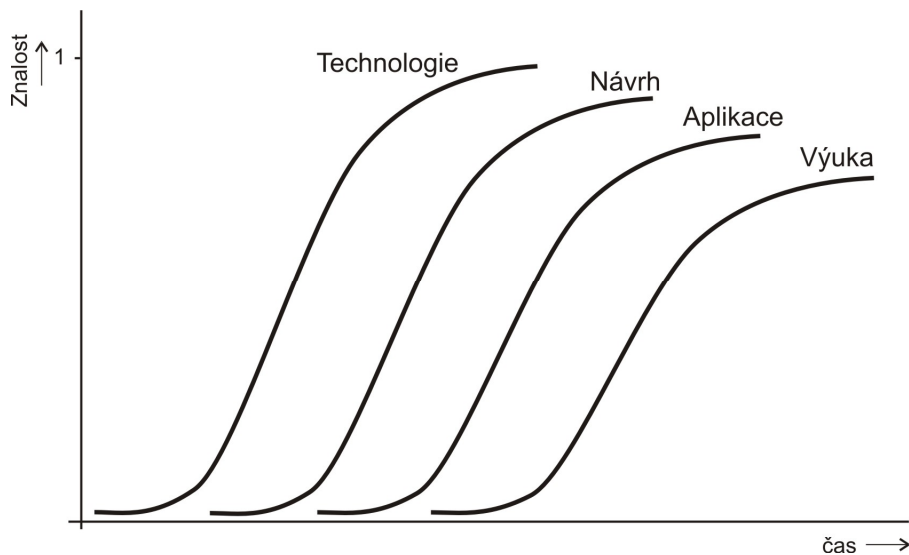
Mikrotechnologie a nanotechnologie výrazně mění výrobní technologii materiálů, součástek a systémů [22]. Výrobní proces může být realizován v principu dvěma cestami: odshora dolů a odzdoila nahoru (top-down, bottom-up). První cesta (odshora dolů) je typická pro makro- a mikrotechnologické procesy. Výroba miniaturních součástek je obvykle založena na "extrapolaci" metod užívaných pro "větší" součástky. Metody používají litografii a leptání a další procesy, které jsou postupným vývojem (založeným na rozsáhlém a nákladném výzkumu) zdokonalovány a posouvají se detaily do menších a menších rozměrů. Pro tento směr se někdy užívá názvu mikroopracování (micromachining).

Metoda odzdoła nahoru je přirozenou cestou “růstu věcí”. V současné době je tato metoda použitelná v chemii a v biologii, jako cesta skládání objektů z molekul. V technických vědách ještě zbývá hodně přípravné práce, než se podaří vytvořit technický objekt manipulací s atomy a molekulami. Nicméně jsou první nadějné výsledky, v podstatě s nástroji založenými na mikroskopu atomárních sil (ATM). Biologické výsledky jsou inspirací pro návrh nových typů mikrosystémů a nanosystémů [23, 24, 25].

Systémy -	Technologický předěl		Kvantově mechanický předěl
	MAKRO	MICRO	NANO
Velikost struktury	> 100 μm (> 10 μm)	>100 nm (> 4 nm)	< 2 nm
Energiové spectrum elektronů	SPOJITÉ		KVANTOVANÉ
Charakter fyzikálních jevů	STATISTICKÝ		DISKRÉTNÍ

Obr. 1. Definice makrosystému, mikrosystému a nanosystému z hlediska velikosti struktury, energiového spektra elektronů a charakteru fyzikálních jevů

Než ve výkladu postoupíme dále, je potřeba si připomenout, že v oblasti mikroelektroniky a nanoelektroniky platí schéma podle obr. 2, kdy jsou zvládnuty mnohé otázky technologické a aplikační a teprve postupně se hledá cesta k zavedení problematiky do škol, a že v určitém pohledu je to také správné.



Obr. 2. Obecné schéma vývoje technických objektů, kdy až s časovým zpožděním po rozvoji technologie, návrhu a aplikacích se rozvíjí metodika výuky

ZÁKLADNÍ CHARAKTERISTIKY INTEGR. OBVODŮ A MIKROSYSTÉMŮ

V posledních třech desetiletích byl pokrok v mikroelektronice a mikrotechnologiích charakterizován třemi základními trendy (často označovanými jako Mooreův zákon) [26]:

- složitost mikrosystémů (charakterizovaná počtem prvků na čipu) roste 4 krát za 3 roky,
- minimální rozměr struktury klesá s indexem 0,5 každé tři roky ,
- plocha čipu roste 1,5 krát každé tři roky.

Grafické vyjádření vývojových trendů složitosti struktury a velikosti detailu struktury je znázorněno na obr. 3. V průběhu vývoje mikroelektroniky se stále posouvají hranice hustoty integrace. V devadesátých letech se hovořilo o limitu 10^8 až 10^9 prvků na jednom čipu. V současnosti považujeme za reálné překročení hodnoty 10^{12} prvků na čipu a čip s plochou velikosti stovek mm^2 [27]. Minimální rozměr struktury je roven limitu pro tunelový přechod elektronu (~ 2 nm). Na otázku po limitech integrace nelze definitivně odpovědět. Rozhodujícími parametry pro zvyšování integrace jsou rozměry struktur, rychlost šíření signálů a energetická bilance souvisejících fyzikálních procesů. Existují také absolutní hranice, které z pohledu dnešní koncepce mikroelektronických struktur není možné překročit. Do úvahy je potřebné vzít následující teoretické i praktické limity elektroniky založené na pohybu elektronů v elektrickém poli.

• Principiální fyzikální limity

- energie tepelného pohybu nosičů elektrického náboje limituje minimální spínací energii pro jedno binární přepnutí na 2 až 4 kT (0,05 až 0,1 eV pro $T=300$ K, k - Boltzmannova konstanta)
- z kvantově-mechanického principu neurčitosti vyplývá závislost spínacího času t_d a spínací energie $E > h / t_d$ (h - Plankova konstanta, pro $t_d = 1$ ps je $E > 0,004$ eV). Se zvyšováním pracovní rychlosti se zvyšuje elektrický příkon, což vzájemně limituje hustotu funkčních prvků systému
- rychlost šíření elektromagnetického záření ve vakuu limituje rychlost přenosu signálů ($3 \cdot 10^8$ m.s $^{-1}$) v obvodových strukturách.

• Materiálové limity (výběr vhodného materiálu)

- limit spínací energie (10 eV v Si je o 10% větší než u GaAs)
- transportní čas elektronů (v Si je o 33% větší než u GaAs)
- tepelná vodivost základního materiálu (u Si je 3x větší než u GaAs, z čehož vyplývá možnost většího výkonového zatížení Si).

• Chemické limity (dlouhodobá stabilita struktur)

- difúze aktivních příměsí (dopantů) struktur při nízkých teplotách ($< 250^\circ\text{C}$)
- elektromigrace atomů látky působením velké hustoty toku elektronů.

• Limity struktur (minimální geometrické rozměry)

- limit délky kanál tranzistoru (pro MOSFET na Si s rovnoměrnou koncentrací příměsí v kanále a minimálním napájecím napětím 1V je minimální délka kanálu $L_{\min}=100$ nm při limitní tloušťce hradlového oxidu 3 nm, při napájecím napětí 1,5V a prahovém napětí tranzistoru 0,35 V je spínací energie přibližně 10^4 eV) pro symetrický dvojhradlový tranzistor SOI (Silicon On Insulator) je $L_{\min}=25$ nm a tunelovací limit hradlového oxidu 1,5 až 2 nm
- limit délky spojů (délka spojů limituje pracovní rychlost obvodového systému, např. při 1 μm technologii je zpoždění signálu na tranzistoru 100ps, což je 100x více než

zpoždění na spoji Al na SiO₂, pro technologii 0,1μm je to opačně - zpoždění na spojích je až 100 x větší než zpoždění na tranzistorech).

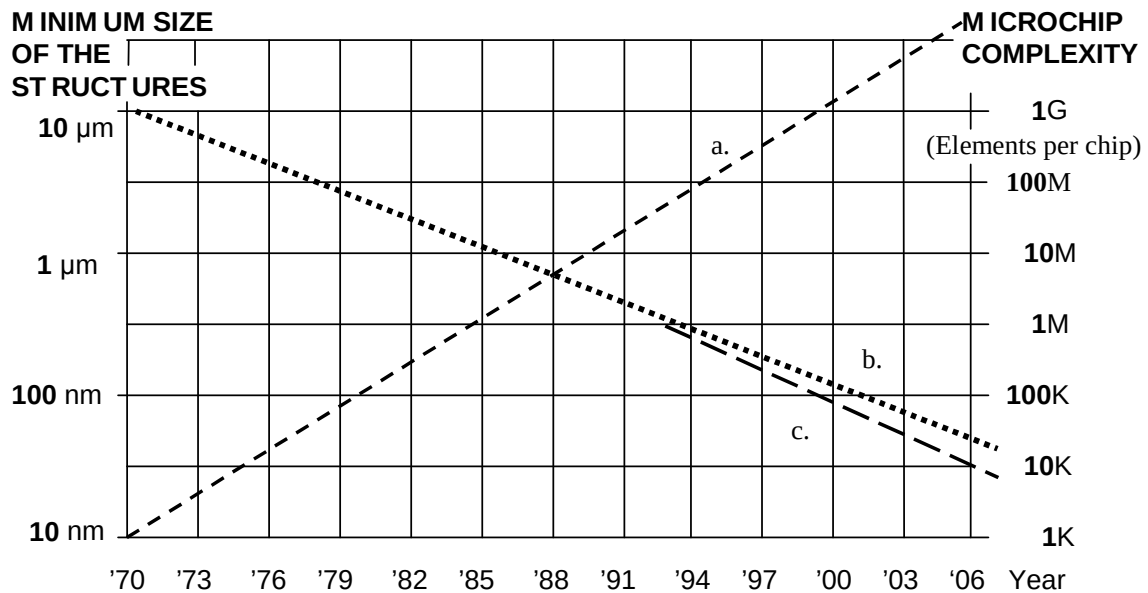


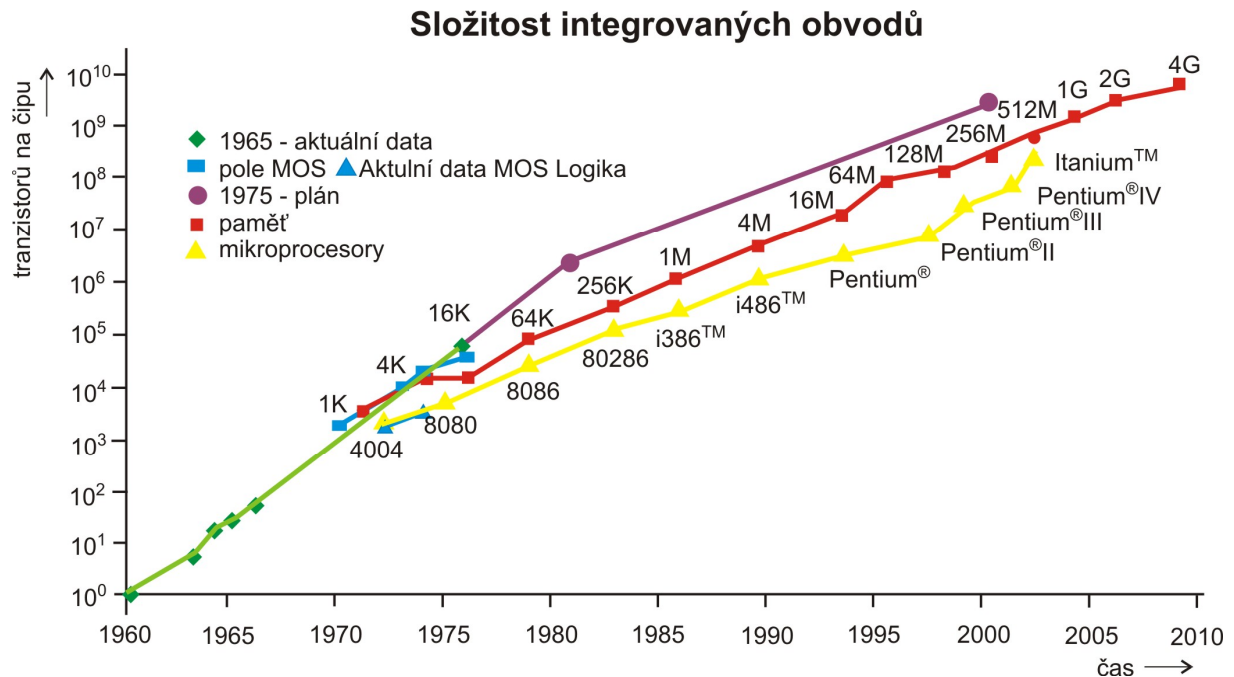
Fig.3. Základní charakteristiky vývoje technologie integrovaných obvodů a mikrosystémů:

a) složitost integrovaných obvodů, b) velikost struktury na masce, c) délka kanálu

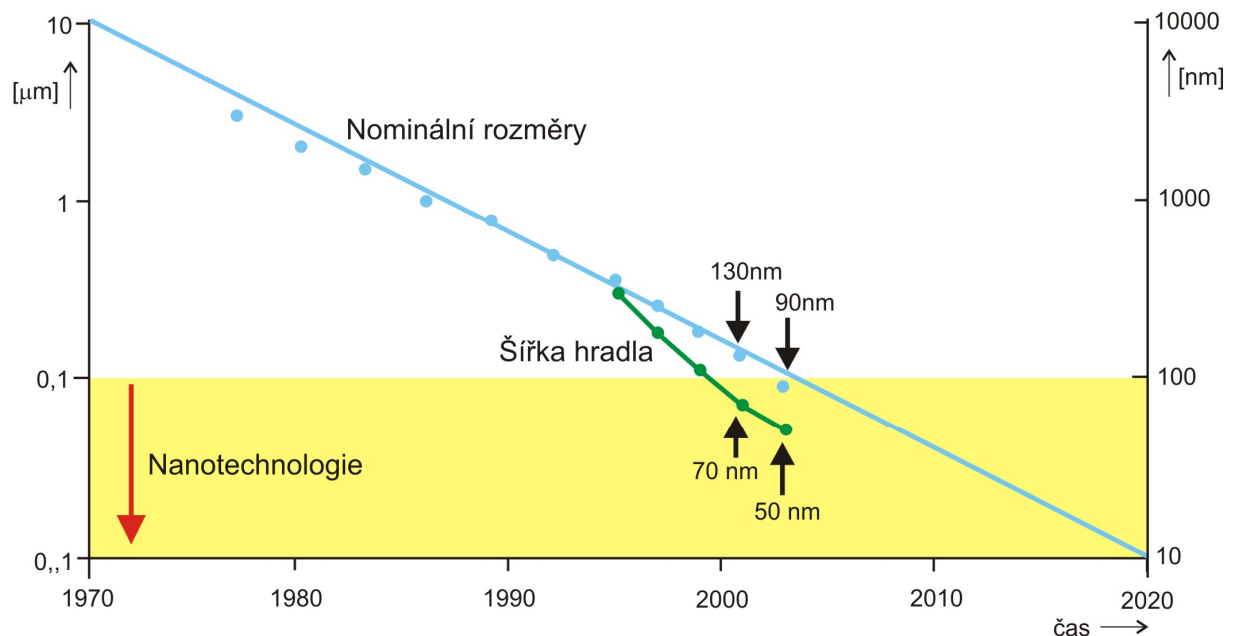
- Obvodové limity** (napájecí napětí a elektrický příkon)
 - limit napájecího napětí - statické přenosové charakteristiky logických hradel pro binární logiku limitují napájecí napětí (např. pro CMOS je to 2 až 4 kT/e nebo 50-100 mV při T=300 K); použití minimálního napájecího napětí 0,1 V není možné z důvodu vysokých podprahových proudů tranzistoru při nízkém prahovém napětí, které by zvýšily proudový odběr IO; podrobnější analýzou problému je možno dospět k optimálnímu limitu napájecího napětí 1V
 - praktický limit součinu zpoždění a elektrického příkonu hradla (power-delay product) při technologii 100 nm a teplotě T_a=25°C je asi 4.10⁴ eV (~6.10⁻¹⁵ J)
 - zpoždění signálů na globální propojovací síti v IO limituje rozlehlost obvodového systému v spojitosti s časovým synchronizmem jeho operací (např. pro 100 nm technologii je typické zpoždění signálu na hradle 0,01 ns, ale na globální spoji s délkou 3 cm je čas zpoždění signálu až 0,46 ns - tedy spoje rozhodují o dynamických vlastnostech systému).
- Systémové limity** (optimální funkční a obvodová struktura)
 - architektura čipu musí být podřízená vlastnostem submikrometrové struktury s přihlédnutím na vyváženost jejích částí (výhodnější je realizovat pravidelné struktury; např. systolické pole s minimální délkou propojovací sítě a bez pasivních obvodových prvků)
 - skutečná spínací energie ovlivněná architekturou čipu (kapacita dlouhých spojů zvyšuje přepínací energii a uplatňuje se limit elektrického příkonu)
 - reálné možnosti odvedení přebytečného tepla z čipu (celkový elektrický příkon čipu v synchronním logickém systému je přímo úměrný součinu pracovního kmitočtu, počtu hradel IO a spínací energie hradla)
 - úroveň technologie pouzdření čipů hlavně z hlediska velikosti čipu, počtu jeho přívodů a způsobu odvedení tepelné energie (chlazení IO).

- **Praktické limity**

- technologická úroveň, technologické procesy, čistota a výtěžnost procesů
- ekonomické aspekty - rovnováha mezi výrobními náklady a užitnými vlastnostmi aplikací IO.



Obr. 4. Vývoj složitosti integrovaných obvodů (pro paměti a mikroprocesory) a srovnání s extrapolací podle Mooreova zákona v roce 1975



Obr. 5. Zmenšování nominálních rozměrů (na maskách) a dosažené šířky hradel s vyznačením praktické hranice nanostruktur (100 μm)

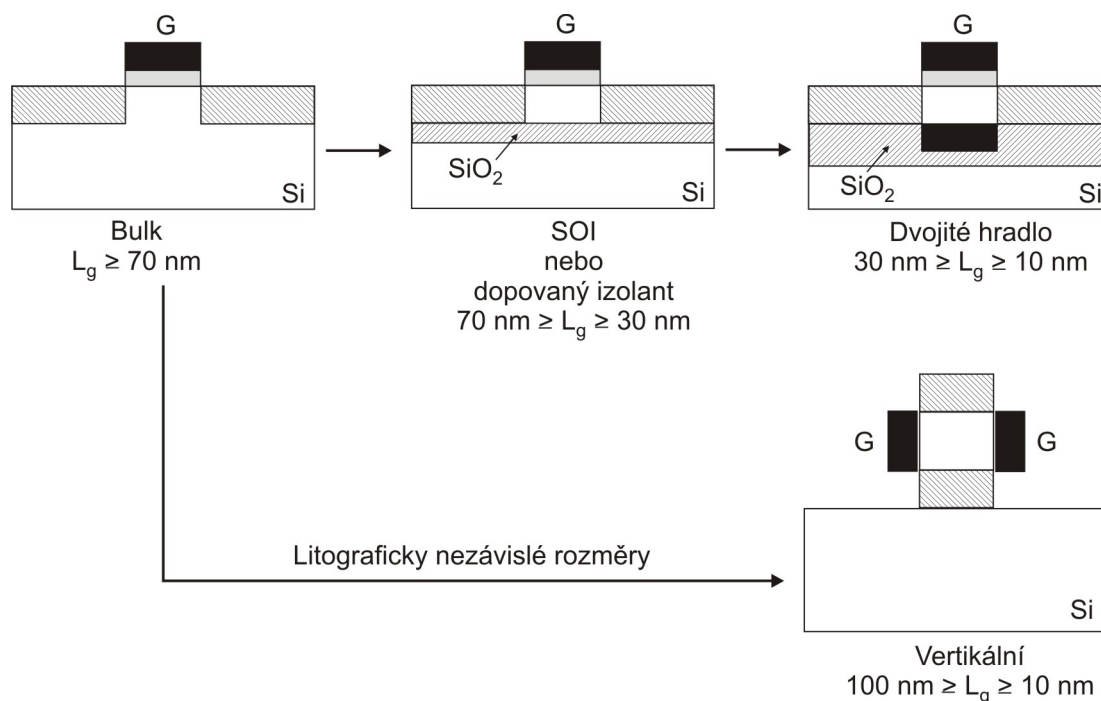
NANOELEKTRONIKA

Pojem nanoelektronika se začal používat v 80. letech v souvislosti s možností realizovat polovodičové struktury s rozměry v submikrometrové oblasti. Za diskutovatelnou hranici

mezi mikroelektronikou a nanoelektronikou se považuje rozměr 300 nm. Opodstatněnou rozměrovou hranicí by však měla být až hodnota 2 až 2,5 nm jako maximální síla energetické bariéry, při které se uplatňuje přímé tunelování nosičů elektrického náboje (obr. 1). Oblast nanoelektroniky se spojuje s využíváním nových kvantově-mechanických funkčních principů. Jestliže mikroelektronika je založená na pohybu nosičů elektrického náboje v elektrickém poli v polovodičových strukturách s nehomogenním rozložením koncentrace aktivních příměsí, potom nanoelektronika je založena na spínacích efektech na molekulární úrovni. V současnosti jsou intenzivně zkoumané nové typy funkčních struktur:

- rezonanční tunelovací struktury (RTD - Resonant Tunneling Devices)
- jedno-elektronový tranzistor (SET - Single Electron Transistor)
- kvantové tečky (Quantum Dots - Quantum Dot Cells)
- molekulové spínače (Molecular Shuttle Switches)
- atomové relé (Atom relay)

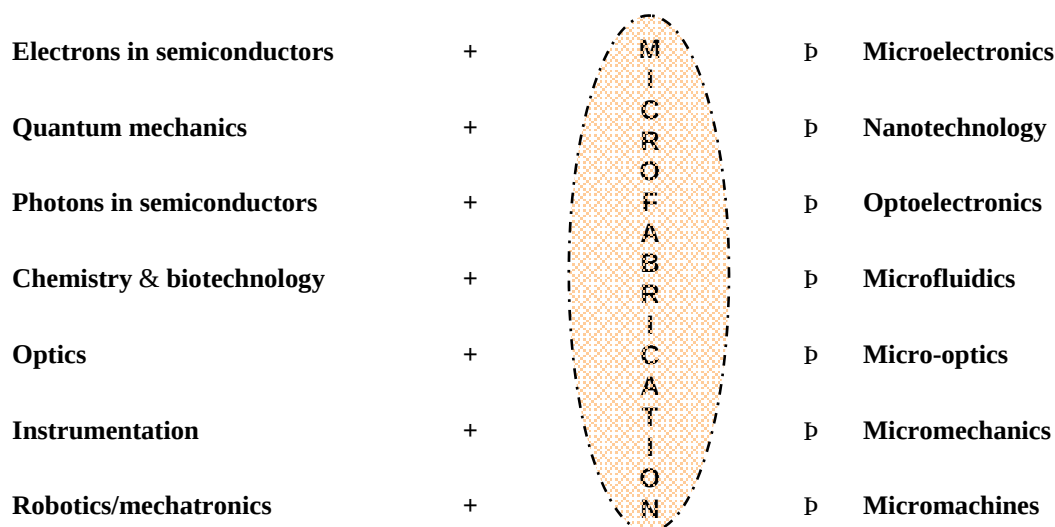
Nanoelektronika se nachází v počáteční fázi rozvoje. Hledají se nové funkční principy a jejich možné aplikace. Hlavní oblast jejího využití se rýsuje v nových generacích počítačových systémů, založených na vysokém paralelizmu vnitřních procesů. Souvisejícím pojmem je *nanotechnologie* - jako technologie pro konstrukci, výrobu a aplikaci nanosystémů (elektronických i neelektronických).



Obr. 6. Postupné zmenšování struktury unipolárního tranzistoru, tendence je k izolovanému substrátu a použití dvojitěho nebo trojitěho hradla, jehož rozměry nezávisí na litografii

MIKROMECHATRONIKA

Mikromechatroniku obecně chápeme jako účelnou integraci elektroniky, mechaniky a informačních technologií v oblasti polovodičových čipů. Klíčovým bodem je miniaturizace mechanických systémů a výrobní technologie, kterou můžeme nazvat "mikrotechnologií" (microfabrication). Jednotlivé oblasti mikrotechnologií a příslušné názvosloví je na obr. 7 (vlevo je vědní obor, který aplikací příslušné mikrotechnologie vede do konkrétní aplikační oblasti (na obrázku vpravo)).



Obr. 7. Oblasti mikrotechnologie a jejich názvosloví

NANOSYSTÉMY

V současné době jsou zkoumány stavební prvky pro připravované nanosystémy: rezonanční tunelový transistor (resonant tunneling devices, RTD), jednoelektronový tranzistor (single electron transistors, SET), rapid single quantum flux logic (RSFQ), kvantové tečky (quantum dots, QD), quantum cellular automata (QCA), uhlíkové nanotrubic (carbon nanotubes, CNT) a molekulární součástky [26]. Další výzkum se soustřeďuje na výzkum architektur nanosystémů.

Jedním z velmi nadějných směrů molekulární elektroniky jsou uhlíkové nanotrubic tvořené jako molekulární tyčinka nebo válec z uhlíkových atomů. Atomy uhlíku jsou spojeny navzájem do pole šestiúhelníků, které tvoří rovinnou vrstvu, podobně jako vrstvy v grafitu. Tato vrstva (tzv. graphene) je stočena do tvaru trubičky. Tato trubička se v závislosti na rozměrech chová jako kov nebo polovodič. Na tomto základě mohou být navrženy různé typy elektronických součástek. Velká pole uhlíkových nanotubic mohou být vyrobeny jako složité logické systémy a v blízké budoucnosti mohou být alternativní technologií ke klasické křemíkové technologii.

ZÁVĚR

V posledních letech došlo k výraznému pokroku v mikroelektronice a mikrosystémech. Prudce se rozvíjí také nanotechnologie, nyní převážně mimo oblast elektroniky. Pracuje se také na nanoelektronice, ale aplikace jsou prozatím na laboratorní úrovni.

Literatura

- R. Waser (editor), *Nanoelectronics and information technology*, Wiley-VCH (2003), ISBN 3-527-40363-9.
- S. Luryi, J. Xu, and A. Zaslavsky, *Future trends in microelectronics. The road ahead*. Wiley (1999), ISBN 0-471-32183-4.
- S. Luryi, J. Xu, and A. Zaslavsky, *Future trends in microelectronics. The nano millenium*. Wiley (2002), ISBN 0-471-21247-4.

<http://public.itrs.net>, *The International Technology Roadmap for Semiconductors*, Semiconductor Industry Association (SIA), San Jose.
<http://www.britneyspears.ac/laser.htm/>
<http://www.isi.edu/mosis/>
<http://www.semtech.org/public/about.htm/>
<http://www.te.ri.ac.uk/europractice/>
<http://tima-cmp.imag.fr/>
<http://www.pcmp.caltech.edu/>
<http://nano.xerox.com/nano/>
<http://www.icsi.berkeley.edu/>
<http://www.miti.go.jp/>
 W. Zulehner, *Historical overview of silicon crystal pulling development*, Materials Sci. Eng. 1373 (2000), 7.
 H. Dietrich et al., *Three hundred-mm wafers, a technological and an economic challenge*, Microelectronic Eng. **45** (1999), 183.
 S. Cristoloveanu, *State-of-the-art and future of silicon on insulator technologies, materials, and devices*, Microelectronics Reliability **40** (2000), 771.
 S. M. Sze, *Evolution of nonvolatile semiconductor memory: From floating gate concept to single-electron memory cell*, in: [2], pp. 291-304.
 K. K. Likharev, *Single-electron devices and their applications*, Proc. IEEE **87** (1999), 606.
 M. Bruel, *The history, physics, and applications of the Smart-cut process*, MRS Bulletin (1998), 35.
 R. Liu et al., *Interconnect technology trend for microelectronics*, Solid State Electronics **43**(1999) , 1003.
 S.E. Lyshevski, *Nano- and Microelectromechanical Systems*, CRC Press (2001).
 M.J. Madou, *Fundamentals of Microfabrication*, CRC Press (2002).
 S.R. Muller, *MEMS: Quo Vadis in Century XXI?*, Microelectronic Engineering **53** (2000), 47-54.
 R.H. Austin, et al., *Scanning the Controls: Genomics and Nanotechnology*, IEEE Transaction on Nanotechnology, **1** (2002), No 1, 12-18.
 S.T. Pantelides, et al., *Molecular Electronics by the Numbers*, IEEE Tr. on Nanotechnology, **1** (2002), No.1, 86-90.
 P.A. Gargini, *The Global Route to Future Semiconductor Technology*, IEEE Circuits @ Devices Magazine, March 2002, 13-51.
 S. Deleonibus, *CMOS: How far can it go*, Solid State Technology, March 2000, 14-21.
 I. Lubomirsky, D. Cahen, *Chemical Limit to Semiconductor Device Miniaturization*, Electrochemical and Solid-State Letters, **2** (1999), No 3, 154-156.
 H. Rohrer, *Nanoengineering beyond Nanoelectronics*, Microelectronic Engineering **41/42** (1998), pp. 31-36
 S. Chowdhury, M. Ahmadi, and W.C. Miller, *Microelectromechanical Systems and System-on-Chip Connectivity*, IEEE (2002), 1531-636/7.
 M.T. Bohr, *Nanotechnology Goals and Challenges for Electronic Applications*, IEEE Tr. on Nanotechnology, **1** (2002), No 1, 56-62.
 T. Fukuda, F. Arai, and L. Dong, *Nano Robotic World – From Micro to Nano*, Robotics & Automation, ICRA 2001, http://www.icra2001.org/plenary_speech_3.pdf
 D.A.Hodges, H.G.Jackson, R.A.Saleh, *Analysis and Design of Digital Integrated Circuits in Deep Submicron Technology*, McGraw Hill, 2003, ISBN 0-07-118164-4
 S.Franssila, *Introduction to Microfabrication*. Wiley, 2004, ISBN 0-470-85106-6

K.Goser, P.Glosekotter, J.Dienstuhl, *Nanoelectronic and nanosystems*. Springer, 2004, ISBN 3-540-40443-0

Áč, V, *From micro to nanosystems*, In: Proceedings of the Electronic Devices and Sytems EDS03, 2003, ISBN 80-214-2452-4, pp. 50-55