

PERSPEKTIVY ELEKTRONIKY

3. celostátní seminár

STREDNÍ PRUMYSLOVÁ ŠKOLA ELEKTROTECHNICKÁ

Rožnov pod Radhoštěm

MIKROELEKTRONIKA

TRENDY VÝVOJE

Vladislav Musil

Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních
technologií

Ústav mikroelektroniky, Údolní 53, 602 00 Brno

18. března 2003

ÚVOD

Mikroelektronika je již řadu let vedoucí oblastí elektroniky. Je spojena s vytvářením elektronických zařízení malých rozměrů (integrovaných obvodů) s velkou funkční schopností, vysokou spolehlivostí, malou spotřebou energie a nízkou cenou. Na jejím vzniku a vývoji se výrazně projevilo a projevuje úsilí po zmenšování rozměru, hmotnosti a spotřebovaného výkonu (spolu s urgentní společenskou potřebou stále složitějších elektronických systémů v oblasti vojenské, kosmické i civilní) a sám rychlý rozvoj mikroelektroniky je výsledkem rovnováhy mezi rozhodujícími faktory technologického a materiálového výzkumu, vývoje elektronických systémů, vývoje jejich aplikací a souvisejícími aktuálními ekonomickými aspekty. Mikroelektronika je charakterizována dvěma principy

- **mikrominiaturizací** a
- **integrací** (obvodových prvků i funkcí).

Současnou mikroelektroniku můžeme definovat jako obor, který komplexně řeší fyzikální, technologické obvodářské a systémové otázky integrovaných obvodů (tj. funkčních celků, jejichž části (prvky) jsou propojeny elektricky i mechanicky tak, že je lze pro účely specifikace, zkoušení a užití pokládat za nedílitelné). Do oblasti mikroelektroniky jsou tedy zahrnuty všechny oblasti zabývající se procesem vytváření integrovaných obvodů a jejich aplikacemi. Proces vytváření integrovaných obvodů má čtyři hlavní části - návrh IO, technologický proces, simulaci a modelování a sledování kvality procesu vytváření IO - obr. 1.

Aplikace elektroniky a mikroelektroniky pronikají v podstatě do všech oblastí života společnosti (zásluhu na tom mají především různá elektronická zařízení od spotřební elektroniky až po výpočetní techniku) a jak prokázala dvě poslední desetiletí, stávají se jedním z rozhodujících faktorů ekonomického rozvoje průmyslově vyspělých zemí. Aplikace mikroelektroniky působí dvojím směrem:

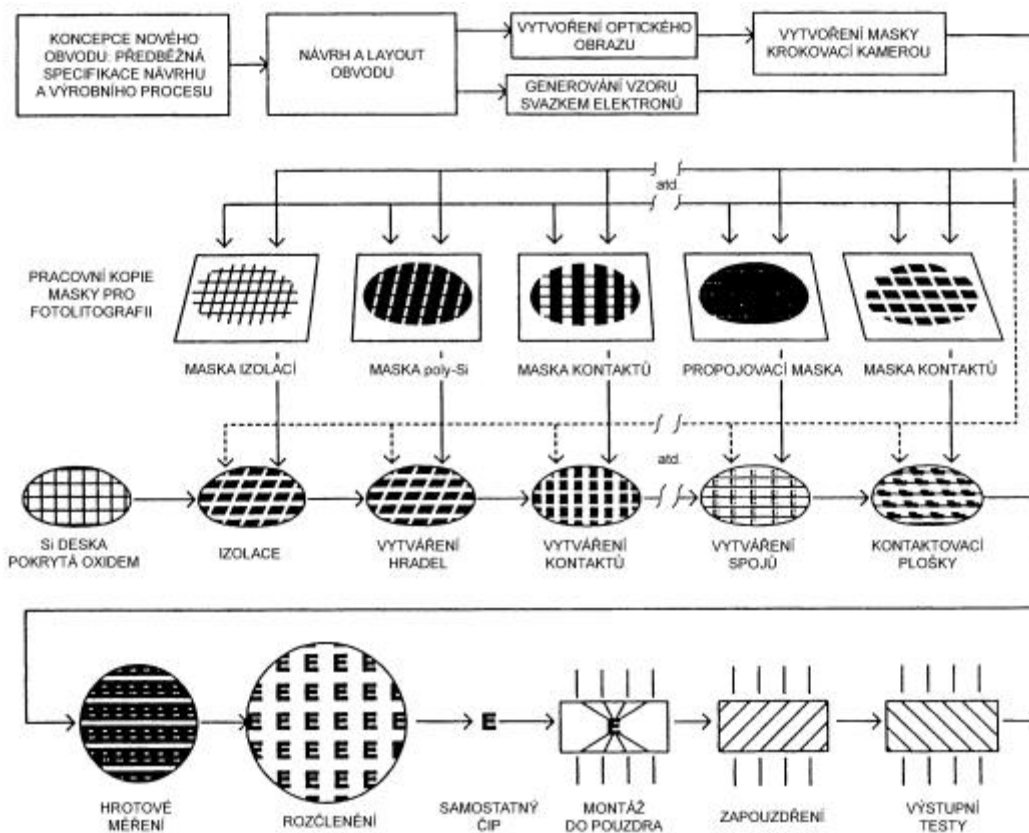
- **inovacním efektem** (nové generace výrobků) a
- **racionalizačním efektem** (změna výrobních prostředků a technologických procesů, tj. nový způsob výroby a další tím vynucené změny).

Mikroelektronika stále rozhoduje o technické úrovni v nejširším slova smyslu, stala se mírou hospodářské vyspělosti země. Zaradila se do vybrané skupiny silných světových oborů (informatika, robotika, biotechnologie, jaderná technika, kosmická technika a mikroelektronika), které určují technický pokrok. Mikroelektronika má i v této silné skupině výhradní postavení, neboť podstatně ovlivňuje jejich technickou úroveň. Podminuje však i růst dalších odvětví. Význam a možnosti mikroelektroniky ukazuje současná výpočetní a telekomunikační technika, které jsou její nejdůležitější aplikace.

Vlastní rozvoj mikroelektroniky je podmíněn jednak rozvojem mikroelektronických technologií (především monolitických), jednak zásadní změnou pojetí struktury elektronických obvodů samých a metod jejich návrhu (s podporou nejrozumnějších počítačových programů). Ve všech průmyslových zemích se neustále rozšiřuje počet pracovníků, kteří se věnují navrhování mikroelektronických obvodů, zvláště zákaznických a polozákaznických.

Základními stavebními prvky mikroelektroniky jsou integrované obvody (zkratka IO). Tisíce až milióny tranzistorů spolu s rezistory, kapacitami a příslušnými spojovacími vodiči jsou umístěny a společným technologickým postupem vytvořeny na jedné kremíkové destičce.

Podíváme-li se na integrovaný obvod, vidíme vlastně pouze pouzdro, které spojuje uvnitř umístěný čip s deskou plošných spojů. Čip je název používaný pro kremíkovou destičku, na které je integrováno, tj. rozmístěno, propojeno a společným technologickým postupem vyrobeno velké množství elektronických prvků. Čip je tedy tím, co máme převážně na mysli, mluvíme-li o vlastnostech IO. Řekneme-li, že IO obsahuje 20 000 tranzistorů, jsou všechny tyto tranzistory umístěny na čipu, který může být velký např. 5 x 5 mm, přičemž celý IO v případě 40 vývodového pouzdra DIL má rozměry 15 x 50 mm.



Obr. 1. Proces vytváření integrovaných obvodů

Klasifikace integrovaných obvodů. Integrované obvody můžeme klasifikovat několika způsoby, a to:

- z hlediska výrobní technologie: monolitické (bipolární, unipolární a kombinované), vrstevné a hybridní
- podle stupně integrace: SSI - MSI - LSI - VLSI - ULSI
- z hlediska funkčního určení (aplikacího zaměření): analogové, digitální a smíšené,
- z hlediska metodiky návrhu (resp. výrobního a obchodního, tj. sortimentu a požadavku zákazníku): standardní (katalogové), programovatelné a zákaznické

Podíváme-li se na jednotlivé skupiny z hlediska použití, jsou monolitické IO vzhledem k nákladnému návrhu a realizaci obecně vhodné pro velkosériovou výrobu. Vrstevné IO a s jejich pomocí realizované hybridní IO jsou vhodné pro menší počty kusů. Pro nejmenší množství se používají tlustovrstvé obvody a pro větší série tenkovrstvé obvody. Pasivní prvky hybridních IO jsou dostavitelné a aktivní prvky do nich můžeme vybírat. Hybridní IO tak na rozdíl od monolitických IO mohou dosahovat menšího rozptylu parametru (jejich výroba v posledním desetiletí klesá). V současnosti jsou již dostupné obvody CMOS, u kterých můžeme přesně nastavovat pracovní body změnou prahového napětí tranzistoru.

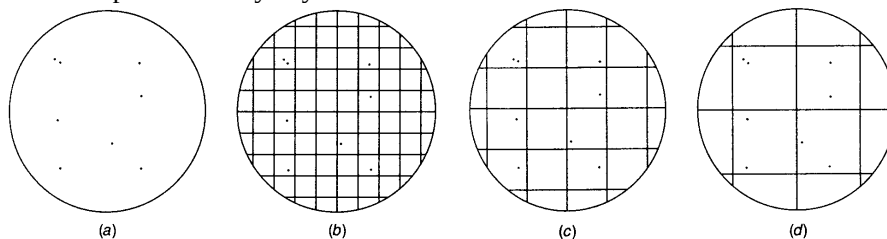
Při porovnávání bipolárních a unipolárních IO byla vždy základní výhodou bipolárních IO možnost dosažení mnohem vyššího pracovního kmitočtu. Nevýhodou však je velká výkonová ztráta. Poslední vývojové stádium unipolárních technologií IO - technologie CMOS - se naopak vyznačuje extrémně malou klidovou spotřebou. Zmenšení rozměru umožňuje unipolárním obvodům dosahovat frekvence srovnatelné s bipolárními IO. CMOS technologie se v dnešní době stává dominantní. Důkazem toho, že bipolární technologii však nelze plně nahradit ve všech oblastech, je kombinovaná technologie BiCMOS.

1. Perspektivy vývoje mikroelektroniky

Integrované obvody mají relativně velmi krátkou historii. Od svého vzniku až do dnešní doby však zaznamenaly nebývale dynamický vývoj. "Kdyby výroba automobilu postupovala stejně rychle jako polovodivový průmysl, ujel by Rolls-Royce na jeden galon paliva pul miliónu mil a bylo by levnější ho vyhodit než zaparkovat." G.E. Moore, spoluzakladatel firmy Intel).

Tempo rozvoje mikroelektroniky je stále mimorádně vysoké. Také výhledy polovodivového průmyslu do blízké budoucnosti jsou velmi nadejné a vyplývají ze stability růstu výrobních objemů finálních výrobků. Mikroelektronická výroba se stále více internacionalizuje. Na její rozvoj se věnují obrovské prostředky i z celospolečenských zdrojů. Z technického hlediska dochází stále k větší integraci prvku na čipu a ke zmenšování rozměru těchto prvků. Přitom je zřejmé, že současný prudký rozvoj mikroelektroniky je vyvolán zásadními inovacemi v technologiích. Prudce se rozvíjí i opto-elektronika a mikromechanika. Aktuální problémy současné mikroelektroniky se týkají

- vlastních integrovaných struktur a jejich zmenšování
- technologických procesů a příslušných technologických zařízení
- návrhu integrovaných obvodů a jejich testování
- ekonomie a spolehlivosti výroby

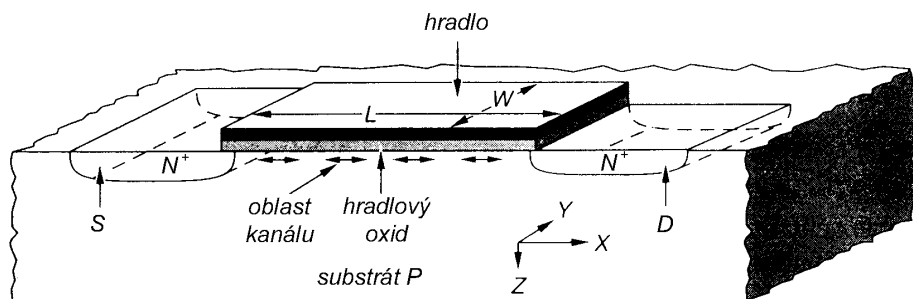


Obr. 2. Zvětšování plochy může přinést snížení výrobní výtěžnosti

Zvyšování integrace (tj. počtu prvku na čipu) je možné v zásadě dvěma způsoby:

- zvětšováním plochy čipu při zachování velikosti struktur,
- zmenšováním rozměru struktur na čipu

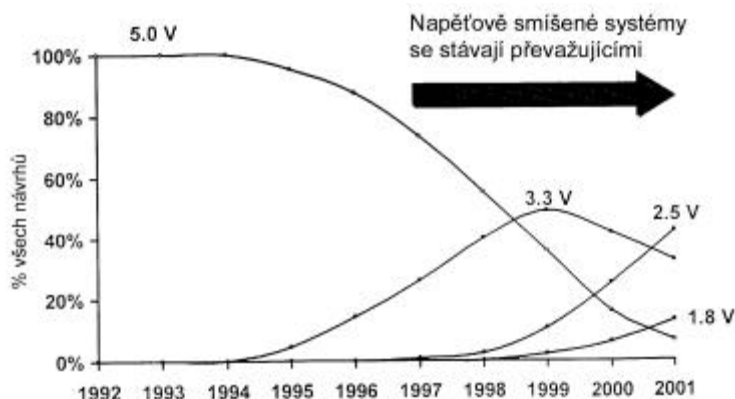
Obe metody je možné kombinovat, což je v praxi nejčastější. Přitom zvětšování plochy čipu přináší vyšší cenu a nese problémy sklesající výtěžností (danou defekty základním materiálem, obr. 2). Na začátku 70. let byl typický rozměr čipu 3x3 mm, na začátku devadesátých let to již bylo 1x1 cm a nyní 1,5x1,5 cm i více. Při druhém způsobu se zmenšují horizontální i vertikální rozměry struktur. Ovšem zmenšování se týká hlavně délky hradla (tj. vodivého kanálu - na obr. 3 je označen jako L) u unipolárních struktur (hlavně MOS) a tloušťky báze u bipolárních struktur. Současný vývoj IO vede k realizaci struktur, ve kterých se rozměry detailů posunují do submikrometrové oblasti (tab. 1).



Obr. 3. Struktura tranzistoru MOS

Zmenšování rozměru v IO je doprovázeno nejen výrazným zlepšením jejich (některých) vlastností, ale i výskytem nových a často nežádoucích vlastností (spojených se základními fyzikálními jevy). Teprve usilovným výzkumem a vývojem se pak dá dosáhnout prakticky použitelných a samozřejmě i lepších výsledků v porovnání s dřívějším stavem.

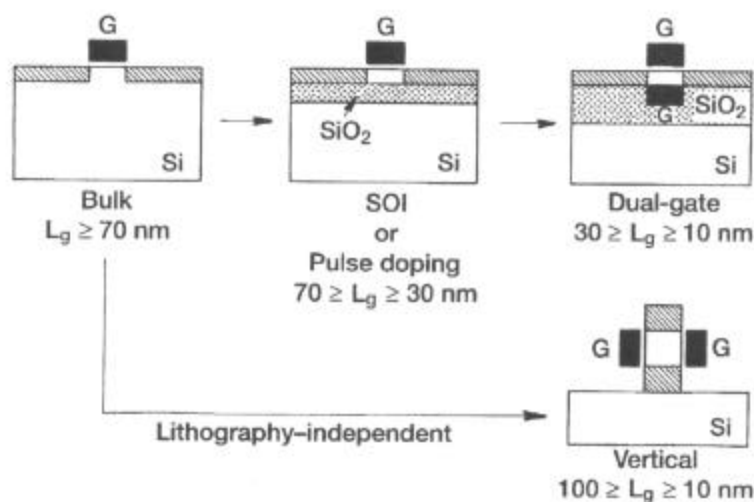
Zmenšování geometrických rozmeru mikroelektronických struktur je umožněno zdokonalováním fotolitografických procesu, uplatňováním nových technologických postupů (plasmatické leptání, nové materiály a způsoby propojování), zvyšováním čistoty technologického procesu a kvality vstupních materiálů. Jako minimální rozmer současného rozvoje se uvažuje 0,35 μm . Struktury pod 0,5 μm již vyžadují menší napájecí napětí než 5 V (obr. 4).



Obr. 4. Napájecí napětí digitálních obvodů se postupně zmenšuje

Problémy přináší i propojování prvku na cipu, především časové konstanty RC dlouhých vodičů. Nejdelší vodiče mají délku srovnatelnou s rozměry cipu a jejich délka může tedy dosahovat 10 mm i více. Absolutní zpoždění se tedy nezmenšuje úměrně se zmenšováním rozmeru aktivních součástek. Nově konstruované cipy mají až 5 propojovacích úrovní (obr. 11). Prvoradý význam má materiál propojovacích vodičů. Vodiče z poly-Si ($30 \Omega/\mu\text{m}$) nejsou přijatelné pro spoje delší než 10 μm . Pro delší spoje se užívají silicidy kovů (např. silicid tantalu s $2,5 \Omega/\mu\text{m}$) nebo vrstevnaté

struktury (polycidy). Z hlediska odporu je ovšem stále nejlepší hliník (asi $2,5 \text{ m}\Omega/\mu\text{m}$). Velký výzkum je venován možnostem použití medi (rozpracováno firmou IBM), kde by také pominuly problémy s elektromigrací.



Obr. 5. Vývoj struktur tranzistoru MOS [4]

Vyšší integrace přináší uživateli tyto výhody:

- zvýšení spolehlivosti systému (propojení více prvku na cipu je spolehlivější než propojení IO na desce plošných spoju)
- zmenšení počtu IO, a tím úsporu prostoru a hmotnosti
- snížení nákladů vzniklých zmenšením počtu IO, zvláště pokles plochy potřebných plošných spoju.

Zvyšování integrace nese s sebou tyto problémy

- problém nárůstu počtu vývodu a složitosti pouzdrení

- udržení příkonu obvodu v mezích daných schopností pouzdra odvést a rozptýlit ztrátový tepelný výkon
- potřeba zabudování pomocných obvodu pro diagnostiku
- vyřešení požadavku ekonomické výroby

Pokroky ve zvyšování integrace jsou nejen otázkou technickou, ale, a to hlavně, ekonomickou záležitostí.

Tab. 1. Postupný vývoj minimálního rozmeru struktury a kapacity dynamických pametí

Struktura [μm]	10	8	5/3	3/2	2/1,5	1,0	0,75	0,50	0,35
Rok	71	75	77/79	80/82	83/5	86/88	89/91	92/94	95/97
DRAM	1K	8K	16k	64k	256k	1M	4M	16M	64M

Struktura [μm]	0,25/0,18	0,18/0,13	0,15	0,13/0,10	0,100,07	0,07/0,05	0,035
Rok	98/99	00/02	01	03/5	06/8	09/11	14
DRAM	256M	1G	2G	4G	16G	64G	256G

Merítkem technologické úrovně jsou paměti DRAM. Dosahuje se u nich největší hustoty integrace. Často jsou označovány jako "hnací motor mikroelektroniky". V posledních letech se zvyšovala kapacita pamětí RAM čtyřnásobně přibližně každé tři roky (v literatuře se hovoří o tzv. Mooreově zákoně). V praxi se ukázalo, že hustota integrace nevzrůstá tak rychle u všech typů integrovaných obvodů jako u polovodivových pamětí. Doplnujícím údajem proto bývá složitost mikroprocesoru (zde přistupují problémy s návrhem) nebo složitost obvodu ASIC (obvykle hradlových polí), které považujeme za nejsložitější z hlediska návrhu.

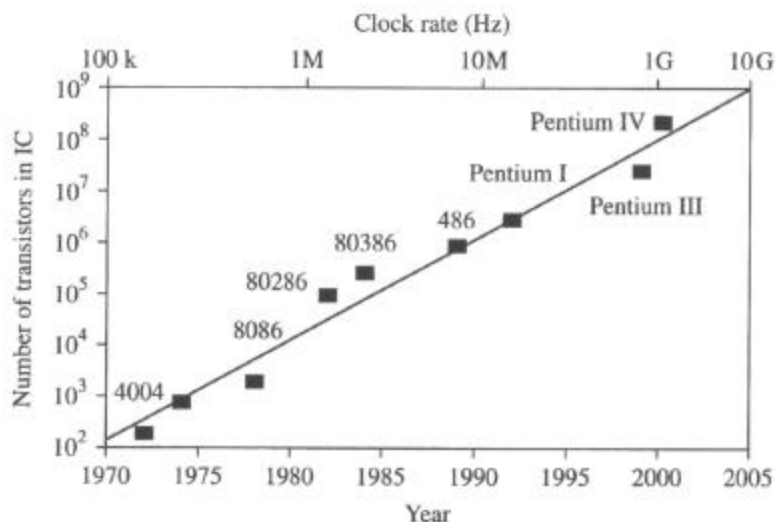
Tab. 2. Trendy vývoje mikroelektronických struktur [4]

Parameter	Předpokládané (projektované) trendy za každé 3 roky	Rok 2010
Plocha čipu	1.5x	14-cm ² DRAM
Minimální délka motivu	30% snížení	50 nm
Počet prvku na čipu	4x	64-Gb DRAM
Taktovací kmitočet	1.5x	50-GHz μP
Cena za jeden tranzistor	> 50% snížení	10 ⁻⁷ USD
Cena výrobní linky	2x	>24.10 ⁹ USD

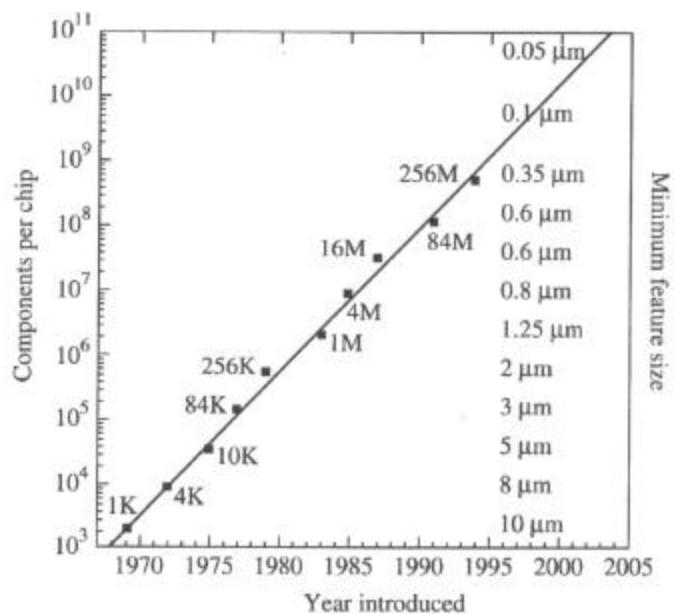
Tab. 3. Trendy v propojovací síti integrovaných obvodů [5]

rok	1999	2000	2001	2002	2003	2004	2005	2008	2011	2014
Techn. motiv. (nm)	180	130					100	70	50	35
Délka hradla (nm)	140	120	100	85	80	70	65	45	32	22
Počet propojov. úrovní	6-7	6-7	7	7-8	8	8	8-9	9	9-10	9-10
Místní spoje (Al nebo Cu) (nm)	500	450	405	365	330	295	265	185	130	95
Spoje střední úrovně (Al nebo Cu) (nm)	640	575	520	465	420	375	340	240	165	115
Globální spoje (Al nebo Cu) (nm)	1050	945	850	765	690	620	560	390	275	190
Dielektr. konst k	3,5-4,0	3,5-4,0	2,7-3,5	2,7-3,5	3,5-3,5	2,2-2,7	1,6-2,2	1,5	<1,5	<1,5

Izolace mezi vrstvami	Fluorinated silicate glass	Hydrogen silsesquioxane-type	Organic polymer	Xerogel, fluoropolymer, porézní SiO ₂	Porézní dielektrika a vzduchová mezera
-----------------------	----------------------------	------------------------------	-----------------	--	--



Obr. 6. Vývoj integrovaných obvodu z hlediska hustoty integrace



Obr. 7. Vývoj integrovaných obvodu z hlediska počtu prvku na cipu

Vývoj integrovaných obvodu z hlediska hustoty integrace ilustruje obr. 5, který předpokládá, že hustota elektronických prvku v integrovaném obvodu roste exponenciálně s časem se základem čísla 2 (Mooruv zákon), pomaleji potom roste plocha cipu a klesá minimální rozmer struktury:

Složitosť cipu	- index rustu 4 x za 3 roky
Minimální rozmer struktury	- index rustu 0,5 x za 3 roky
Plocha cipu	- index rustu 1,5 x za 3 roky

V současné době jsou již dostupné paměti DRAM s kapacitou 1 Gb (první funkční vzorky měla firma NEC již v 1997, pametová kapacita takovéhoho čipu postacuje na 47 minut obrazového záznamu nebo 6 hodin zvukového záznamu s kvalitou CD-ROM), 2 Gb a 4 Gb. U paměti 4 Gb firmy NEC se jsou následující parametry: min. rozmer 0,15 μm , rozmer pametové bunky 0,34 x 0,68 μm , rozmer čipu

Tab. 4. Vývoj mikroprocesoru firmy Intel

procesor	uvedení	pocet tranzistoru	plocha [mm ²]	rychlost [MHz]	technologie, napájecí napětí, výkon, sbernice, vývody
4004	1971 (listopad)	2,3 tis.	12	0,108	10 μm , PMOS, 12 V, 0,3 W, 4 bity, 18 vývodu
8008	1972 (duben)	3,5 tis.		0,2	10 μm , PMOS, 12 V, 8 bitu, 18 vývodu
8080	1974 (duben)	6 tis.	25	2	6 μm , NMOS, 12 V a 5 V, 8 bitu, 40 vývodu
8085	1976 (brezen)	6,5 tis.		5	3 μm , NMOS, 5 V, 8 bitu, 40 vývodu
8086	1978 (cerven)	29 tis.	31	5	3 μm , NMOS, 5 V, 16 bitu, 40 vývodu
80286	1982 (únor)	134 tis.	45	6	1,5 μm , NMOS, 5 V, 16 bitu, 68 vývodu
80386	1985 (říjen)	275 tis.	100	16	1,5 μm , CMOS, 5 V, 32 bity, 132 vývody, 2 vrstvy kovu
80486	1989 (duben)	1,2 mil.	173	25	1 μm , CMOS, 5 V, 32 bity, 168 vývodu, 2 vrstvy kovu
Pentium (P5)	1993 (brezen)	3,1 mil.	294	66	0,8 μm , BiCMOS, 3,5 V, 15 W, 32 bity, 273 vývody, 3 vrstvy kovu
Pentium Pro (P6)	1995 (listopad)	5,5 mil.	306	200	0,6 μm , BiCMOS, 2,9 V, 23 W, 64 bitu, 387 vývodu, 4 vrstvy kovu
Pentium MMX (P55C)	1997 (leden)	4,5 mil.	140	200	0,35 μm , CMOS, 2,9 V, 32 bity, 273 vývody, 4 vrstvy kovu
Pentium II (Klamath)	1997 (kveten)	7,5 mil.	203	300	0,35 μm , CMOS, 2,8 V, 64 bitu, 4 vrstvy kovu
Pentium III	1999			800	0,25 μm
Pentium IV	2001	45 mil.		2000	0,18 μm , 0,13 μm

33,94x29,04 mm (985,6 mm²), napájecí napětí 2,2 V. Podle prognóz se predpokládá další vývoj dynamických pamětí až do kapacity 64 Gb v roce 2010 (viz tab. 1).

Další významnou skupinou integrovaných obvodu jsou **mikroprocesory**. Tabulka 2 udává vývoj mikroprocesoru firmy Intel. Závislost pocu tranzistoru na čipu je vynesena v semilogaritmických souradnicích na obr. 5, krivka muže být aproximována vztahem

$$\text{pocet tranzistoru na čipu} = 2^{\frac{(\text{rok}-1947)}{2,2}}$$

což znamená, že každé 2,2 roku se zdvojnásobuje pocet tranzistoru na čipu. Na dalších obrázcích vidíme vývoj plochy čipu a rozmer minimálního motivu. Velikost plochy čipu zacíná stagnovat, zatímco minimální motiv stále klesá a muže být aproximován vztahem

$$\text{minimální rozmer struktury} = 2^{\frac{(1989 - \text{rok})}{5,9}}$$

Z tabulky 2 je také videt, že od roku 1971 vzrostla spotreba mikroprocesoru z 0,3 W na více než 20 W, pocet vývodu stoupl z 18 na 387, rychlost stoupla ze 108 kHz na cca 500 MHz (Pentium III) až 2000 MHz (Pentium IV). Technologie nyní dovoluje čtyři úrovně propojení. Napájecí napětí pokleslo z 12 V na 2,8 V a technologie se menila z PMOS na NMOS, BiCMOS a dnešní CMOS.

Tab. 4. Vývoj mikroprocesoru firmy Intel (pokracování)

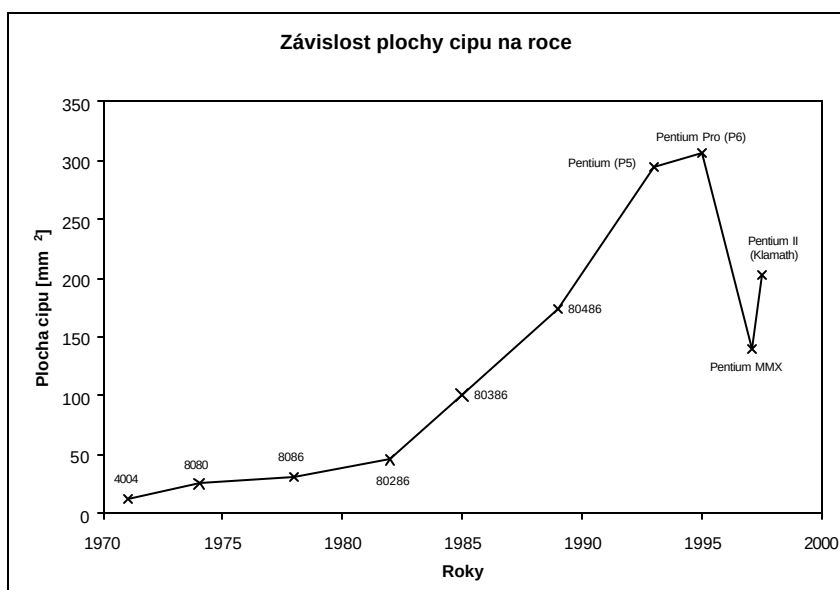
2000 – 2Q	Intel Pentium II dosahuje 2 GHz AMD Athlon dosahuje
2001 – 4Q 2002 – 1Q	Intel Pentium 4 dosahuje 2 GHz Intel uvádí Mobile Pentium 4 Procesor-M Motorola G4 7455 dosahuje 1 GHz
2002 – 4Q 2003 – 1Q	Intel P4 dosahuje 3 GHz, prináší technologii Hyper-Threading Intel Xeon dosahuje 3 GHz AMD uvádí Athlon XP 2800 (2,25 GHz) VIA představuje jádra C5X Nehemiah a C5XL (1,4 GHz) pro trh levných stolních počítačů Intel uvádí Banias (Pentium M), nový mobilní procesor AMD uvádí 32bitový, 0,13 mikronový Athlon XP (Barton) s 333 MHz systémovou sběrnicí a 512 KB L2 pameti cache (2x více oproti předchozímu Athlonu XP)
2003 – 2Q	AMD představuje Athlon 64 (Clawhammer), první stolní 64bitový procesor AMD uvádí Opteron DP (Clawhammer), 64bitový cip pro dvouprocesorové konfigurace AMD uvádí Opteron MP (Sledgehammer), 64bitový cip podporující až osmiprocessorové konfigurace AMD uvádí Mobile Athlon 64 (Clawhammer), první 64bitový cip pro notebooky Transmeta uvádí Crusoe TM80000, 256 bitový VLIW cip s kmitočty začínajícími nad 1 GHz
2003 – 3Q	Intel uvede Prescott (Pentium 5?), 32bitový cip s 1 MB L2 cache pameti (dvojnásobkem oproti P4), 667 MHz systémovou sběrnicí a instrukcemi SSE3. Intel představí Madison, 64bitové Itanium nové generace s 6 MB L3 cache (dvojnásobkem oproti Itaniumu 2) Intel představí DeerField, levný 64bitový cip s nižším kmitočtem sběrnice, určený pro trh levných pracovních stanic a serveru Motorola a IBM představí nové cipové architektury (možná nový procesor pro Apple (G5))
2003 – 4Q 2004	Intel představí Nocona, na Prescottu postavený cip Xeon s dvojnásobkem L2 cache pameti svého předchůdce a s instrukcemi SSE3 AMD ukončí řadu Duron VIA C5Z dosáhne kmitočtu 2 GHz Intel představí Dothan, následníka Baniasu Intel představí Tejas, 32bitový cip AMD představí Athens, svůj 90 nm cip Opteron
2005	Intel představí 32bitový procesor Nehalem pracující na kmitočtu 6 GHz nebo vyšší



Obr. 8. Casová závislost minimálního rozmeru motivu u mikroprocesoru Intel

Poznámka: MOORUV ZÁKON

V dubnu 1965 časopis Electronics slavil 35 let existence. Redaktori požádali G. Moora, aby se pokusil odhadnout vývoj polovodivového průmyslu na dalších 10 let. Ten pak v článku *Cramming more components onto integrated circuits* napsal: Množství komponent na čipu vzroste každý rok přibližně na dvojnásobek. Jisté lze předpokládat, že se tento trend v kratším časovém horizontu udrží, či dokonce vzroste. V dlouhodobém výhledu už to není tak jisté. Není však důvod, proč by zmíněná rychlost růstu nemohla zůstat skoro konstantní nejméně 10 let. Tato předpověď Gordona Moora proslavila a vstoupila



Obr. 9. Casová závislost plochy čipu u mikroprocesoru Intel

do historie jako Mooruv zákon. A přitom integrovanému obvodu bylo tenkrát teprve 5 let a analýza vycházela z pouhých tří experimentálních bodů! Po deseti letech byl zákon poopraven na "zdvojnásobení každých 18 měsíců", ale jinak překvapivě dobře popisuje vývoj až do dnešních dnů (viz graf). Dnes se Mooruv zákon uvádí v této podobě: *Hustota obvodu nebo kapacita paměti se zdvojnásobuje každých 18 měsíců, neboli zctyrnásobuje každé tři roky.*



Význam Moorova zákona je velký, často je vnímán jako barometr polovodivového průmyslu, měřítko pro hodnocení inovace a pokroku. Především jde o výrok, který je srozumitelný i lidem, kteří nejsou odborníci v mikroelektronice. Mooruv zákon podnítl vznik několika doplňků, z nichž velmi názorný je tzv. Rockuv zákon (někdy označován jako druhý Mooruv zákon): Investice do nových zařízení na výrobu čipu se zdvojnásobuje každé 4 roky. Tento zákon překvapivě dobře platí a má zásadní význam pro ekonomiku polovodivového průmyslu, jak je diskutováno v textu.

Poznámka: G. Moore spolu s R. Noycem založili v roce 1968 firmu Intel. V době, kdy Moore firmu vedl, přispěl výrazně k tomu, že se stala hlavním světovým producentem mikroprocesoru pro PC. Dnes je Moore emeritním předsedou představenstva Intelu.

2. Limity integrace

V průběhu vývoje mikroelektroniky se stále posouvají hranice hustoty integrace. V devadesátých letech se hovořilo o limitu 10^8 až 10^9 prvků na jednom čipu. V současnosti považujeme za reálné překročení hodnoty 10^{12} . Na otázku po limitech integrace nelze definitivně odpovědět. Rozhodujícími parametry pro zvyšování integrace jsou rozměry struktur, rychlost šíření signálu a energetická bilance souvisejících fyzikálních procesů. Existují také absolutní hranice, které z pohledu dnešní koncepce mikroelektronických struktur není možné překročit. Do úvahy je potřebné vzít následující teoretické i praktické limity dalšího rozvoje.

- **Principiální fyzikální limity**

- energie tepelného pohybu nosičů elektrického náboje limituje minimální spínací energii pro jedno binární přepnutí na 2 až 4 kT (0,05 až 0,1 eV pro $T=300$ K, k - Boltzmannova konstanta)
- z kvantově-mechanického principu neurčitosti vyplývá závislost spínacího času t_i a spínací energie $E > h / t_i$ (h - Planckova konstanta, pro $t_i = 1$ ps je $E > 0,004$ eV). Se zvyšováním pracovní rychlosti se zvyšuje elektrický příkon, což vzájemně limituje hustotu funkčních prvků systému
- rychlost šíření elektromagnetického záření ve vakuu limituje rychlost přenosu signálu ($3 \cdot 10^8$ m.s⁻¹) v obvodových strukturách.

- **Materiálové limity** (výběr vhodného materiálu)

- limit spínací energie (10 eV v Si je o 10% větší než u GaAs)
- transportní čas elektronu (v Si je o 33% větší než u GaAs)
- tepelná vodivost základního materiálu (u Si je 3x větší než u GaAs, z čehož vyplývá možnost většího výkonového zatížení Si).

- **Chemické limity** (dlouhodobá stabilita struktur)

- difúze aktivních přísad (dopantu) struktur při nízkých teplotách (<250°C)
- elektromigrace atomů látky působením velké hustoty toku elektronů.

- **Limity struktur** (minimální geometrické rozměry)

- limit délky kanál tranzistoru (pro MOSFET na Si s rovnomernou koncentrací příměsí v kanále a minimálním napájecím napětím 1V je minimální délka kanálu $L_{\min}=100$ nm při limitní tloušťce hradlového oxidu 3 nm, při napájecím napětí 1,5V a prahovém napětí tranzistoru 0,35 V je spínací energie přibližně 10^4 eV) pro symetrický dvojhradlový tranzistor SOI (Silicon On Insulator) je $L_{\min}=25$ nm a tunelovací limit hradlového oxidu 1,5 až 2 nm
- limit délky spoju (délka spoju limituje pracovní rychlost obvodového systému, napr. při $1\mu\text{m}$ technologii je zpoždění signálu na tranzistoru 100ps, což je 100x více než zpoždění na spoji Al na SiO_2 , pro technologii $0,1\mu\text{m}$ je to opacne - zpoždění na spojích je až 100 x větší než zpoždění na tranzistorech).
- **Obvodové limity** (napájecí napětí a elektrický příkon)
 - limit napájecího napětí - statické prenosové charakteristiky logických hradel pro binární logiku limitují napájecí napětí (napr. pro CMOS je to 2 až 4 kT/e nebo 50-100 mV při $T=300$ K); použití minimálního napájecího napětí 0,1 V není možné z důvodu vysokých podprahových proudů tranzistoru při nízkém prahovém napětí, které by zvýšily proudový odběr IO; podrobnější analýzou problému je možno dospět k optimálnímu limitu napájecího napětí 1V
 - praktický limit součinu zpoždění a elektrického příkonu hradla (power-delay product) při technologii 100 nm a teplotě $T_a=25^\circ\text{C}$ je asi $4 \cdot 10^4$ eV ($\sim 6 \cdot 10^{-15}$ J)
 - zpoždění signálu na globální propojovací síti v IO limituje rozlehlost obvodového systému v spojitosti s časovým synchronizmem jeho operací (napr. pro 100 nm technologii je typické zpoždění signálu na hradle 0,01 ns, ale na globálním spoji s délkou 3 cm je čas zpoždění signálu až 0,46 ns - tedy spoje rozhodují o dynamických vlastnostech systému).
- **Systémové limity** (optimální funkční a obvodová struktura)
 - architektura cipu musí být podřízená vlastnostem submikrometrové struktury s přihlédnutím na vyváženost jejich částí (výhodnější je realizovat pravidelné struktury; napr. systolické pole s minimální délkou propojovací sítě a bez pasivních obvodových prvků)
 - skutečná spínací energie ovlivněná architekturou cipu (kapacita dlouhých spoju zvyšuje prepínací energii a uplatňuje se limit elektrického příkonu)
 - reálné možnosti odvedení prebytečného tepla z cipu (celkový elektrický příkon cipu v synchronním logickém systému je přímo úměrný součinu pracovního kmitočtu, počtu hradel IO a spínací energie hradla)
 - úroveň technologie pouzdření cipu hlavně z hlediska velikosti cipu, počtu jeho přívodů a způsobu odvedení tepelné energie (chlazení IO).
- **Praktické limity**
 - technologická úroveň, technologické procesy, čistota a výtežnost procesu
 - ekonomické aspekty - rovnováha mezi výrobními náklady a užitnými vlastnostmi aplikací IO.

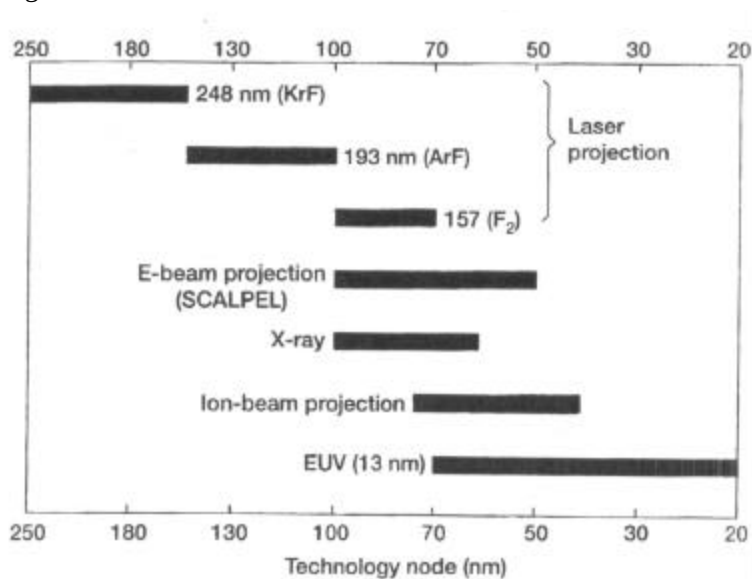
3. Materiály a technologické procesy

Hlavním materiálem pro výrobu IO je vsoučasné době kremík a své postavení si udrží i v dalších letech. Průměr zpracovávaných desek se stále zvětšuje (1,5", 2", 2,5", 3", 4", 5", 150 mm, 200 mm, 300 mm a výhledově 450 mm). Z ostatních materiálů v posledních letech nabývají na významu slitiny GaAs a SiGe. Některé další materiály se používají pro optoelektroniku mikrovlnné součástky (napr. InP, GaAlAs). Možnosti technologie jsou dány zvládnutím následujících procesů:

- a) Kvalitní litografické metody (především fotolitografie - hluboké UV)
- b) Vysoce přesné a homogenní selektivní leptání (iontové)
- c) Vytváření velmi tenkého homogenního hradlového oxidu
- d) Vytváření melkých implantovaných dotacních profilů

- e) Snižování času a teploty při vysokoteplotních operacích
- f) Vylepšení technologie vytváření vodivých spoju (víceúrovňové spoje)
- g) Omezení procesu vyvolávajících radiacní poruchy
- h) Zvyšování spolehlivosti

Rozhodující úlohu ve vývoji technologie sehrává litografie (litografie včetně následného leptání reprezentuje asi 60 % technologických operací). Rozhoduje také o ceně hromadných operací a tím v podstatě i o ceně čipu. Pro kalkulaci je důležitá cena výchozího litografického zařízení a jeho průchodnost. Od 70tých let se používal tzv. mekký (proximity soft) kontaktní způsob exponování motivu masek do rezistu. Od začátku 80tých let se používá projekční expozice se zmenšením motivu čipu 1:10 nebo 1:5. V současnosti se používají vysokovýkonné krokovací optické stroje pracující v UV oblasti spektra (365 nm, čára i). Rozlišovací schopnost optického systému je dána vztahem $S = k_i \cdot \lambda / N_A$ (S je minimální rozměr, λ je vlnová délka, N_A je numerická apertura objektivu, k_i je empirická konstanta). Právě dosažením $N_A = 0.65$ a $k_i = 0,6$ (a předpokládá se snížení k_i až na 0,5 úpravou masek na tzv. fázové masky) se dá dosáhnout hranice 0,35 μm . Pro menší rozměry je třeba použít záření z hluboké ultrafialové oblasti (DUV, Deep UV) s vlnovou délkou 248 nebo 193 nm. Elektronová litografie má vyhrazené místo pro výrobu masek a malosériovou výrobu náročných struktur. Použití roentgenova záření zůstává na laboratorní úrovni.



Obr. 10. Předpokládané zdroje záření pro litografii



Další podněty pro zvyšování výkonnosti integrovaných obvodů vycházejí z vysokofrekvenčních aplikací. Relativně menší pohyblivost elektronu resp. e^- v polovodičích ve srovnání s elektronkami představovala v minulosti při aplikaci integrovaných obvodů ve vysokofrekvenčních aplikacích určitou hranici. Pro vysoké rychlosti byly k dispozici jen GaAs a InP integrované obvody. Mezitím se objevily i obvody se značně levnějšími tranzistorovými strukturami SiGe/Si, které lze navíc zpracovávat na stejných výrobních linkách jako obvody CMOS. Monolitická integrace heterostruktur SiGe/Si umožňuje vytváření nové generace kruhových oscilátorů, demultiplexorů a multiplexorů i

predzesilovac a výkonových zesilovac pro kmitočty do 30 GHz. Osvedčená technologie CMOS tak bude až do roku 2010 vyhovující pro 90 % všech typu integrovaných obvodu.

Investice ve výši 1 miliardy USD za jediný výrobní závod na kremíkové cipy vytvářejí tlak na zvýšení produktivity a počet vyrobených kusu. Zvýšení průměru kremíkových plátů z 200 na 300 mm (Pizza-Wafer) povede ke zvýšení výtečnosti cipy z jednoho plátu 2,4 až 2,7krát a ke snížení nákladu na jeden cip o 25 až 40 %. Prvními cipy, které budou vyráběny na bázi těchto Si plátů jsou 64 Mb paměti DRAM (v rámci společného podniku firem Siemens a Motorola byla vyvinuta výrobní technologie pro Si plát o průměru 300 mm).

Z hlediska časového je zajímavé, že výroba IO vyžaduje cca 65 hodin čistého výrobního času, ale celý cyklus trvá celkem 2 až 3 měsíce (od začátku až po zapouzdření a označení). Nová továrna vyžaduje nákladu cca 1 mld USD (propustnost 20 000 desek o průměru 200 mm měsíčně). Přitom dodací lhůty technologických zařízení jsou cca 3 roky.

Poznámka: Kremík a germanium

Kremík a germanium jsou sousedící prvky IV. skupiny periodické soustavy. Tvoří pevné kovalentní krystaly se strukturou diamantu. Kremík je druhý nejrozšířenější prvek v zemské kůře, germanium je méně hojný; v čisté podobě se ale nevyskytují. Germanium se taví při nižší teplotě než kremík (937 °C oproti 1415 °C), je méně reaktivní, a proto jej lze snadněji připravit v čisté podobě. To byl hlavní důvod jeho oblíbenosti v počátcích tranzistorové éry. Na druhé straně má germanium užší pás zakázaných energií (ten odděluje valenční a vodivostní energetický pás). Valenční elektrony mohou zakázaný pás překonat tím, že získají energii např. z tepelných kmitů, pak se stávají pohyblivými a přispívají k elektrickému proudu, a proto jsou germaniové součástky použitelné jen do 70 °C, kdežto kremíkové i při teplotách přes 100 °C.

Druhým zásadním důvodem pro kremík byl jeho unikátní oxid: Vrstvu SiO₂ lze velmi snadno připravit zahrátím kremíkového krystalu v kyslíkové atmosféře. Oxid je velice stabilní a ochrání povrch kremíku před změnami (pasivuje), je vynikajícím izolantem a zabranuje difúzi příměsí. Navíc se dá dobře odleptávat. To vše jsou vlastnosti, které umožnily vývoj efektivní planární technologie výroby integrovaných obvodů z kremíku. Jednoduchý způsob, jak vytvářet podobné vrstvy na germaniu nebyl nalezen.

4. Návrh integrovaných obvodů

V současné době technologie výroby dokáže zvládnout cipy, které mohou obsahovat i více než jedno sto miliónů tranzistorů. Jeden cip tak vlastně představuje celý systém realizovaný na kremíku.

Vývoj a výroba cipy takovéto složitosti předpokládá i nové přístupy ze strany návrháru. Radikální změna však musí nastat zejména v myšlení a činnosti systémových inženýrů. Sestavování systému z jednotlivých IO je postup používaný méně než třicet let. S přechodem na "systémy na kremíku" se však i tento způsob práce stane již tradičním postupem.

Se změnou koncepčního přístupu je třeba začít od nižších úrovní návrhu. Funkční bloky a potom i dílčí podsystémy je nutné navrhovat od začátku s ohledem na to, že budou realizovány jako IO. Toho však nelze dosáhnout bez jisté úrovně znalostí z oblasti návrhu a tvorby IO.

V současné době se stále více využívají IO, které umožňují v relativně krátké době navrhnout a na jednom cipu realizovat dílčí podsystémy specificky orientované na potřeby zákazníka. Tyto obvody - známé pod zkratkou ASIC (aplikace specifické integrované obvody) - umožňují budoucím uživatelům spoluúčastnit se na tvorbě "svého" IO a získat tak základní znalosti potřebné k novému systémovému přístupu.

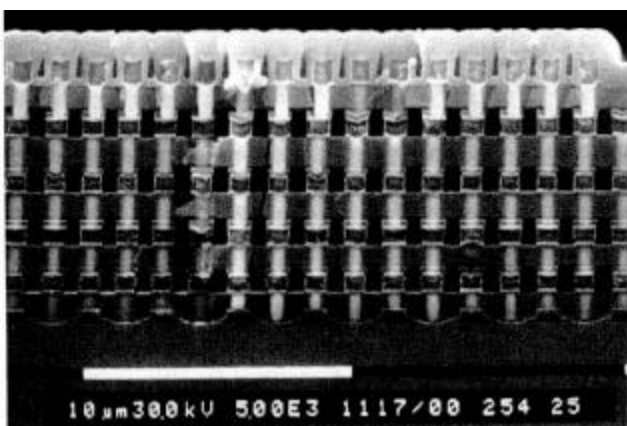
Vývoj nových IO byl donedávna prováděn pouze v návrhových odděleních velkých výrobců polovodivů. IO byly vyráběny ve velkých sériích a uživatelé si je kupovali jako standardní součástky. Velký pokrok ve vývoji nových návrhových postupů i prostředků pro návrh (CAD) dává v dnešní době všem vývojovým pracovníkům možnost navrhnout si svůj vlastní IO. Integrované obvody se staly

nepostradatelnou součástí ve všech elektronických výrobcích. Zkušenosti s jejich návrhem se dnes u elektroinženýrů radí k obecně předpokládaným znalostem, jako jsou znalost počítače a programování.

Pro systémového inženýra představuje IO elektronickou součástku, která mu umožní zpracování signálu požadovaným způsobem. Pro inženýra-technologa je IO výsledným produktem dlouhé řady velmi komplikovaných výrobních procesů založených na znalostech aplikované fyziky a chemie. Inženýr návrhář se nachází mezi nimi a musí tedy vědět něco o tom, k čemu bude IO použit i o tom, jakým technologickým postupem bude výsledný IO vyroben.

Uvedme ještě jednu úvahu. Vývoj typického vysoce výkonného mikroprocesoru obsahujícího 3,5 miliardu tranzistorů si dnes vyžádá asi 50 miliard USD a měsíční kapacitu 3600 pracovníků. Na jednu tranzistorovou funkci připadá 14,29 USD. Pokud by se produktivita nezmenila, vyžádal by si v roce 2010 vývoj procesoru s 400 miliardami tranzistorů asi 5,7 miliard USD a na měsíční kapacitu jednoho pracovníka by připadlo 111 tisíc logických funkcí. Aby bylo možno udržet krok s budoucím vývojem a zachovat přitom současné relace v oblasti nákladů, musí se produktivita během každých 22 měsíců více než zdvojnásobit. Na úspěchu se, spíše než výroba polovodivů na bázi technologie CMOS nebo klasický návrh součástek, budou podílet softwarově orientovaná řešení. Ke zvýšení produktivity přispěje i integrovaný systém návrhu polovodivových systémů.

Budou existovat firmy a systémové domy bez vlastních výrobních provozů (Fabless Companies), nebo dokonce společnosti, které nebudou vůbec nabízet skutečné elektronické součástky (Chipless Companies), ale budou poskytovat jen návrhové informace v podobě knihovnic stavebních prvků (cores). Jejich partnerem pak budou specializovaní výrobci čipu (Wafer-Fabs, silicon foundries) bez vlastních výrobních kapacit.



Obr. 11. Rez strukturou CMOS 0,35 μm s peti úrovnemi propojení (IMEC Leuven, Belgie)

Pouzdření integrovaných obvodů. Se zvetšující se složitostí obvodu stoupá i počet vývodů IO, a tedy i složitost pouzdra. Všeobecný trend je k miniaturním pouzdrům pro rychle se rozvíjející techniku pájivé povrchové montáže (Surface Mount Technology, zkratka SMT). Je patrný přechod od pouzder SOIC (pouzdra DIL s roztečí 1,15 mm), přes pouzdra s vývody na všech čtyřech stranách označované QFP (Quad Flat Pack), k plochým pouzdrům čtvercového tvaru s celoplošně řešenými vývody na spodní straně nazývanými BGA (Ball Grid Array) až po dnes stále více uplatňované CSP (Chip Size Package) a v budoucnosti očekávané DCA (Direct Chip Attach).

5. Nanoelektronika

Pojem nanoelektronika se začal používat v 80. letech v souvislosti s možností realizovat polovodivové struktury s rozměry v submikrometrové oblasti. Za diskutovatelnou hranici mezi mikroelektronikou a nanoelektronikou se považuje rozměr 300 nm. Opodstatněnou rozmerovou hranicí by však měla být až hodnota 2 až 2,5 nm jako maximální síla energetické bariéry, při které se uplatňuje přímé tunelování nosičů elektrického náboje. Oblast nanoelektroniky se spojuje s využíváním nových kvantově-mechanických funkčních principů. Jestliže mikroelektronika je založena na pohybu nosičů elektrického náboje v elektrickém poli v polovodivových strukturách s nehomogenním rozložením koncentrace aktivních příměsí, potom nanoelektronika je založena na spínacích efektech na molekulární úrovni. V současnosti jsou interzvězně zkoumané nové typy funkčních struktur:

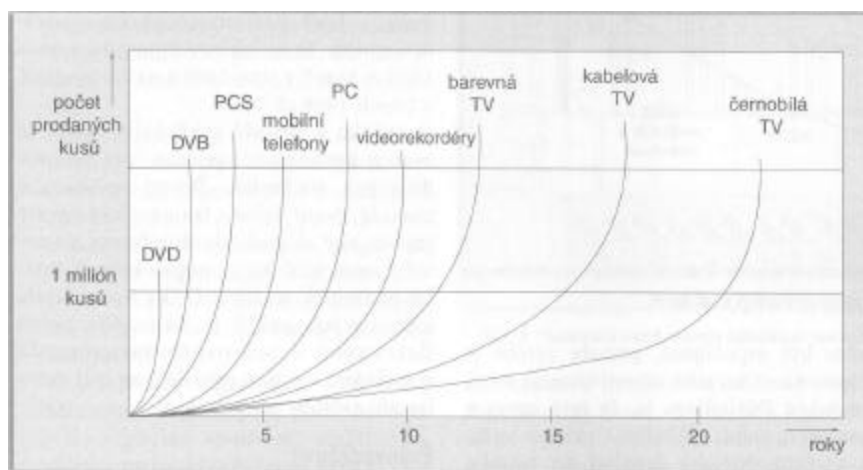
- rezonanční tunelovací struktury (RTD - Resonant Tunneling Devices)

- jedno-elektronový tranzistor (SET - Single Electron Transistor)
- kvantové tečky (Quantum Dots - Quantum Dot Cells)
- molekulové spínací (Molecular Shuttle Switches)
- atomové relé (Atom relay)

Nanoelektronika sa nachází v počáteční fázi rozvoje. Hledají se nové funkční principy a jejich možné aplikace. Hlavní oblast jejího využití se rýsuje v nových generacích počítačových systému, založených na vysokém paralelizmu vnitřních procesů. Souvisejícím pojmem je *nanotechnologie* - jako technologie pro konstrukci, výrobu a aplikaci nanosystému (elektronických i neelektronických).

6. Vývoj trhu mikroelektronických součástek

Požadavky miniaturizace, snižování hmotnosti, zvyšování energetické účinnosti a rozšiřování pokročilých funkcí vytvářely rostoucí poptávku po integrovaných obvodech. Jako příklad (*obr.12*) uvedme vývojový retezec černobílá televize - kabelová televize - satelitní televize - video záznam - multimédia s přístupem na Internet (napr. DVB-T) - a vývoj bude pokračovat. Podobnou vývojovou radu můžeme sestavit i pro další aplikace.



Obr. 12. Doby potřebné pro dosažení masové produkce různých typů koncových výrobků [1])

6.1 Vývojové fáze průmyslu mikroelektronických součástek (podle [1])

Na základě analýzy faktoru úspěchu, významu technologického rustu, výrobních aspektů, investiční náročnosti, vztahu k zákazníkovi rozlišujeme následující fáze.

Fáze technologická. Nejdůležitějším předpokladem úspěchu na trhu je považována technologie. Schopnosti a dovednosti, především v oblasti výzkumu a vývoje, patentů a speciálních výrobních zařízení, byly důležité až do konce 70. let.

Fáze výrobní. Nové aplikace, především v oblasti výpočetní techniky, vyvolaly požadavek masové produkce. Výrobci polovodivů vyvinuli nový přístup k řízení výroby. Výroba se stává vedním oborem. Světoví výrobci polovodivových součástek se odlišují schopností vyrábět velké objemy produktu s vysokým stupněm kvality (napr. program 6 sigma) a spolehlivosti. V těchto souvislostech nabývá na významu pracovní disciplína. Důležitá je i dostupnost kapitálových investic do nových výrobních linek. Typickým produktem této fáze v osmdesátých letech byly paměti a ovládly ji japonské firmy.

Fáze marketingová. S rostoucím stupněm integrace polovodivových součástek se jejich výrobci stále více museli zabývat systémovým know-how. Tesná spolupráce a dlouhodobá partnerství při definici a vývoji nových systémů se postupně staly nejdůležitějšími faktory úspěchu. Vytvoril a rozvinul se nový přístup, kdy se služby a kvalita ostře soustředily na potřeby zákazníka. Pro tuto fázi jsou typické strategické aliance, systémová integrace, rostoucí význam a hodnota inovací a nový přístup k pojmům kvalita a služby zákazníkům.

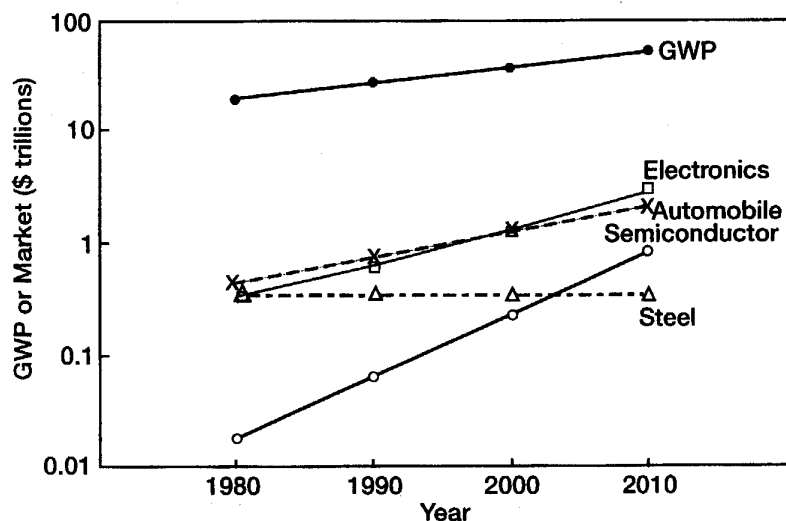
Fáze vytváření sítí. Stále rychlejší inovace a zkracující se cykly finalizace výrobku přinesly potřebu soustředit se na nacasování uvedení výrobku na trh (time to market) a na flexibilitu. Na základě těchto požadavků vznikly nové oblasti zájmu - sdílení znalostí a správa znalostí (knowledge management). V polovodivovém průmyslu se tak vytvořil nový trh s duševním vlastnictvím (IP - Intellectual Properties). Je tedy jen přirozené, že významné strategické aliance se budou dále rozvíjet do strategických sítí.

Co řídí inovace?

Abychom porozuměli dynamice polovodivového průmyslu, musíme nejprve analyzovat faktory ovládající inovace v průmyslových odvětvích polovodivových součástek a elektroniky. První inovační impuls (vznikající v polovodivovém průmyslu) je spuštěn pokrokem v oblasti výroby polovodivových součástek, které jsou pak používány výrobcem elektronických zařízení a umožňují mu nabídnout nové funkce a vyšší užitečnou hodnotu pro konečného zákazníka. Druhý inovační impuls vzniká v elektronickém průmyslu a je spuštěn požadavkem nových funkcí finálních výrobků - zařízení. Vytváří poptávku po nových polovodivových součástkách a technologiích. Příkladem může být požadavek snižování úrovně znečišťování životního prostředí spalovacími automobilovými motory. Tento požadavek vedl k ohromnému pokroku v oblasti technologie, programu zajišťujících kvalitu a spolehlivost a rovněž k nebyvalé inovaci a zvýšení složitosti polovodivových prvků určených pro řízení motoru.

6.2 Trendy vývoje trhu polovodivových součástek

Úhrnný objem celosvětového trhu polovodivových součástek v roce 2000 činil 204 miliard USD. Objem produkce elektronického průmyslu byl 975 miliard USD. Podíl elektronického průmyslu na světovém GDP vzrostl z 1,5 % v roce 1978 na 3,4 % v roce 2000 (světový GDP se v roce 2000 blížil 28 000 miliard USD). Očekává se, že tento podíl v roce 2008 dosáhne 4,3 %. Průměrný roční růst celkového odbytu elektronického průmyslu v období od roku 1978 do roku 2000 činil 8 %. Ve stejném období narůstal civilní letecký průmysl ročně o 6 %, automobilový průmysl o 3 %, ocelářský průmysl zaznamenával dokonce průměrný roční pokles 2 % a celkový světový GDP rostl ročně o 3 %. Viz obr.13.



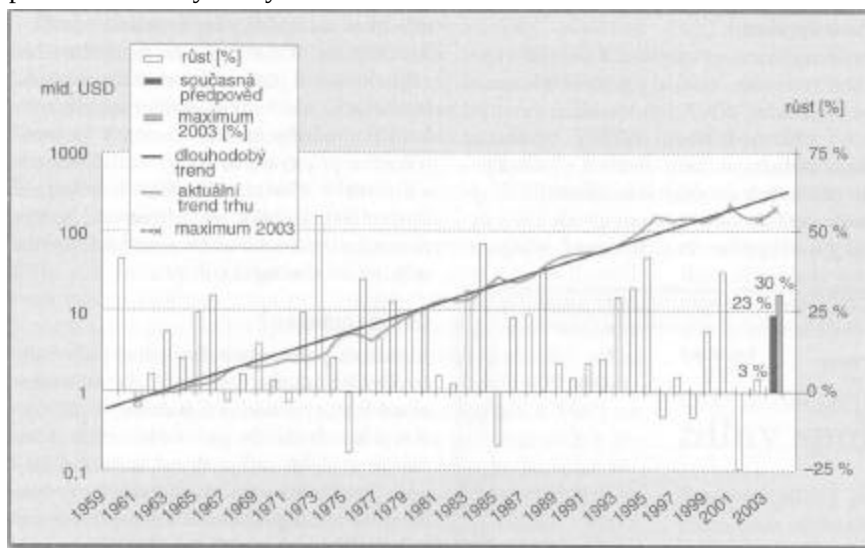
Obr. 13. Hrubý domácí produkt (GWP, gross world product) v průmyslu elektronickém, automobilovém, polovodivových součástek a v ocelářství, pro období 1980 až 2000 s extrapolací do roku 2010 [4]

V elektronickém průmyslu je pro období do roku 2006 očekáván největší meziroční růst v následujících odvětvích:

- v segmentu telekomunikací 11 %, stimulovaný Internetem, multimédií a přenosnými zařízeními,
- v automobilové elektronice 8 %, řízený aplikacemi pro zajištění bezpečnosti, informačními systémy pro řidce, snižováním exhalací a systémy jízdní dynamiky,
- v segmentu osobních počítačů 7,5 %, nejvíce ovlivňován přenosnými počítači a rychlým rozvojem trhu v oblasti Asie, Tichomoří a především čínského trhu,
- v oblasti spotřební elektroniky 7 %, kde největší měrou přispěje přechod od analogových koncepcí ke koncepcím používajícím digitální zpracování signálu.
- v průmyslové elektronice 5 %, s hlavním příspěvkem aplikací umožňujících hospodářství s energií.

Předpokládá se, že až se trh vrátí k dlouhodobému trendu, bude meziroční nárůst v období 2004 až 2007 činit 14-17 %.

Trh polovodivových součástek je podroben cyklem. Každých 4 až 5 let startují nové technologie, které výrazně posilují růst, neboť vytvářejí nové trhy pro elektronické součástky. Silná poptávka vytvářená těmito inovacemi nemůže být uspokojena, protože výroba je v tom okamžiku ještě orientována na starší produkty. Důsledkem je, že tyto inovace jsou zprvu velmi nákladné. Cyklus je ve fázi vzrůstu. Několik čtvrtletí po začátku cyklu výrobní kapacity velmi rychle vzrostou. Situace se pak změní ze stavu, kdy výrobní kapacity poptávce nestačí, do stavu předimenzované kapacity. Ceny přestanou růst a začnou klesat. Úplný cyklus - perioda rostoucích cen následovaná jejich poklesem - trvá v případě polovodivů asi čtyři roky.



Obr. 14. Dlouhodobé trendy na trhu polovodivových součástek [1]

Podívejme se na dlouhodobý trend vývoje na obr. 14. Například v roce 1989 zpomalení na trhu způsobené normálním cyklem polovodivového sektoru zesílila světová krize (Amerika, Japonsko, Evropa), k níž došlo v letech 1990 až 1993. Podobně sestupná fáze v roce 1996 se přeměnila v krizi, jež trvala od roku 1996 do roku 1998, a to díky asijské krizi. Naopak, americký ekonomický boom posílil dlouhou růstovou periodu od roku 1992 do roku 1995. Ostrý pád polovodivového trhu od září 2000 lze nepochybně vysvětlit kombinací typické sestupné fáze (kterou bylo možné po boomu v roce 2000 očekávat) a nenadálého, prudkého a hlubokého zpomalení americké ekonomiky. Musíme vzít v úvahu i další kritérium, jež může tyto cykly modifikovat - a tím je příchod nových konkurentů na scénu. Tito

konkurenti se obvykle snaží prosadit za každou cenu prostřednictvím neprimerených investic a zhoršují tak situaci předimenzování kapacit. To se stalo v Japonsku v roce 1985, v Koreji v roce 1996 a na Tchaj-wanu v letech 1998 až 2000.

Jedním z důvodů cyklického vývoje je vysoce konkurenční povaha trhu polovodivových součástek. Dosud aplikované metody řízení tohoto trhu nedostacovaly pro to, aby se podařilo dosáhnout rovnováhy mezi nabídkou a poptávkou při změně podmínek na trhu. Délka a amplituda jednotlivých cyklů je ovlivněna nejen fluktuacemi v polovodivovém průmyslu samotném, ale jsou závislé i na celkovém trendu světové ekonomiky.

6.3 Polovodivový průmysl ve světě a v Evropě

Pro udržení na špičce technologických možností jsou nezbytné obrovské investice. Existují dvě úrovně, na kterých je možné výzkum, vývoj a výstavbu nových výrobních závodů financovat.

První z nich jsou národní programy zaměřené na moderní technologie a metody pro polovodivové součástky a mikroelektroniku, které jsou implementovány v USA, Japonsku a od 90. let také v Evropské unii. V první desítky špičkových světových společností v oblasti polovodivových technologií dominovaly v roce 1990 americké a japonské firmy, z evropských společností byla zastoupena pouze firma Philips. Jedním z výsledků evropských projektů JESSI a Medea je, že se v roce 2001 do světového žebříčku prvních 10 společností dostali hned tři evropští výrobci - Philips, Infineon Technologies a STMicroelectronics.

Druhou možností, jak akumulovat velké investiční prostředky, jsou strategické aliance vudcích společností na trhu. Ani onech 10 špičkových světových společností totiž není schopno samostatně shromáždit tak ohromné finanční prostředky a proto uzavírají strategické aliance, které teprve umožní investovat do projektu rozvoje nových technologií.

Trh polovodivů bude nadále pod tlakem snižování cen a ještě silnější konkurence. Podíl trhu kontrolovaného společnostmi, které skutečně provádějí celý proces výroby čipu, od návrhu po výrobu, nebo společností, které pokrývají celé spektrum aplikací, bude klesat. Polovodivová výroba se bude stěhovat do Asie, nikoliv jen z důvodu nízkých nákladů, ale především proto, aby si společnosti zajistily svoji přítomnost na tomto trhu.

Vývoj v oblasti polovodivového průmyslu a souvisejících informačních technologií bude charakterizován především "megatrendem", který směřuje k integraci celého systému na jediném čipu SoC (System-on-Chip). Ještě před několika lety se polovodivový průmysl točil kolem součástek. Technologie SoC přinutí výrobce spolupracovat při vývoji nových systémů mnohem těsněji se zákazníky. Společnosti zabývající se výrobou polovodivových součástek budou muset opustit specializovaný přístup a zaměřit se na úvahy (a know-how) týkající se systému.

Nový organizační trend bude reprezentován vznikem organizační struktury, v níž řada malých organizačních jednotek s maximem autonomie bude pracovat pod zastřešením hlavní společnosti. Neméně důležitá bude potřeba spolupráce mezi společnostmi, které si navzájem konkurují, tj. vytváření společných podniků a aliancí mezi konkurenty, které vydělí odvětví polovodivových prvků od ostatních průmyslových odvětví. Příkladem jedné z nově ohlášených aliancí je spolupráce firem Motorola a AMP Inc., jejímž výsledkem budou inteligentní prvky pro propojování elektronických systémů v moderních automobilech.

Zduraznit je třeba i výzvy, s nimiž bude trh v příštím tisíciletí konfrontován. Prakticky neomezené možnosti otevrou Internet, telekomunikace a digitalizace spotřební elektroniky (např. televizní techniky, ale i domácích spotřebic apod.). Ne všechny společnosti přežijí a řada z nich se bude muset spokojit s odlišným výrobním programem, než na který byly zvyklé. Trh bude stále více tolerovat koexistenci různých modelů podnikání - od zcela integrovaných podniků až po společnosti, které prodávají jen svoje duchovní vlastnictví (intellectual property) a samy čipy vůbec nevyrábějí ani nenavrhují (Chipless Companies). To povede i k rostoucí segmentaci trhu.

Polovodivový průmysl bude směřovat od osobních počítačů k telekomunikacím. Charakteristickým rysem budoucnosti bude propojení spotřební elektroniky a datových komunikací do sítě. Domácí spotřebice bude možné řídit a programovat prostřednictvím protokolu IP (Internet Protocol). Stále se předpokládá, že Internet a především elektronické podnikání a obchod (E-business) bude v polovodivovém průmyslu v několika příštích letech významnou hybnou silou. Nicméně se zdá, že internetové firmy významně přecenily možnosti této oblasti. Stejně tak utrpěl velké ztráty trh součástek pro mobilní telefony, když byly trendy z asijské kulturní oblasti extrapolovány do Evropy.

Mikroelektronické struktury jsou stále častěji integrovány s mikromechanickými a mikro-optickými prvky na jednom čipu, a vytvářejí tak prostřednictvím monolitické nebo heterolitické integrace složité mikrosenzory nebo aktuátory. Tyto systémy nacházejí díky nízkým nákladům a vysoké spolehlivosti masové uplatnění jako tiskové hlavy v inkoustových tiskárnách, snímací hlavy v přehrávacích CD nebo snímací zrychlení v uvolňovacích systémech ochranných vaků v automobilech. Nejnovějším příkladem těchto řešení je i první jednocipová videokamera, kterou pod názvem EyeMAX uvádí na trh firma Siemens. Vysoká náročnost výroby a vývoje těchto prvků i vysoký stupeň podnikatelského rizika jsou hlavními překážkami, které jsou nepřekonatelné především pro střední podniky.

Mnohem optimistickéjší než ekonomické se zdají být perspektivy mikroelektroniky na technické úrovni. Prinejmenším nejbližších 15 let nenarazí vývoj integrovaných obvodů na fyzikální hranice. V souladu s pravidlem odvozeným již v 60. letech Gordonem E. Moorem, spoluzakladatelem společnosti Intel, se počet tranzistorů na čipu dosud každé tři roky zctyňásoboval. Toto tempo se v následujících letech poněkud zpomalí. Stanovené mezníky to však ovlivní pouze nevýznamně. Podle odhadu tak budou v roce 2009 pravděpodobně nabízeny paměťové čipy (DRAM) s kapacitou 64 Gb se strukturou velikosti 70 nm a v roce 2010 by měly být k dispozici mikroprocesory s taktovacím kmitočtem do 3 GHz. (Současný procesor Pentium IV má pro srovnání 45 miliónů tranzistorů, Pentium II má 7,5 miliónů tranzistorů a v nedávné minulosti procesor 80386 měl 275 000 tranzistorů, 8086 měl 29 000 tranzistorů a první mikroprocesor vůbec 4004 měl 2300 tranzistorů). Aplikace typu System on Chip umožní další miniaturizaci, takže odpadnou rozhraní na čipu a mimo čip.

Ve světě existuje několik rozhodujících firem s velkým pokrytím mikroelektronické výroby: NEC, Toshiba, Hitachi, Motorola, Texas Instruments, Intel, Matsushita, Fujitsu, Samsung, Philips, Mitsubishi. V dílčích oblastech potom může být poradí jiné. Především je zajímavé, že většinu dynamických pamětí produkují výrobci v oblasti Dálného východu, především Samsung, zatímco ve výrobě mikroprocesorů jsou rozhodující výrobci američtí, Intel a Motorola.

Předpokládaný nárůst spotřeby součástek je v tabulce 3. Jako příklad uvádíme, že nový automobil Volvo obsahuje 250 mikroprocesorů – z 90 % jednocipové firmy Motorola. Dále - za 1,5 roku (1998-99) se ve světě zdvojnásobil počet mobilních telefonů GSM

Tab. 5. Předpoklad vývoje potřeby polovodivů v jednotlivých aplikacích, nárůst v období 1999 až 2002 v procentech

Aplikace	1999 až 2002 – nárůst v procentech
XDSL Modem	117,0
Cable Modem	54,2
LAN Switch	24,3
Interactive Voice Response	23,7
Automatic Call Distribution	23,5
Transmission	18,7
Remote Access Systems	18,3
Digital WAN	14,7
Automotive	12,1

Consumer	12,0
----------	------

V České republice patří mikroelektronika k menšinovým průmyslovým oborům. V katalogu výstavy Amper jsou adresy asi 700 firem (se sídlem na území ČR), které se zabývají elektrotechnikou a elektronikou.

Výrobou čipu se zabývá Tesla Sezam/ON Semiconductor v Rožnově pod Radhoštěm. Různé bipolární technologie. Další výrobce ASICentrum Praha ukončil výrobu hradlových polí v roce 1998. Tesla Lanškroun vyrábí hybridní integrované obvody, obecně ovšem klesá poptávka po hybridních obvodech a .

Návrhem nových čipů se zabývají následující návrhové firmy: ASICentrum Praha (návrh hradlových polí), AMIS (dříve Alcatel Microelectronics, Brno - návrh obvodu pro telekomunikace), CEDO, Brno (návrh obvodu pro telekomunikace a DSP), Motorola Czech Design Centrum, Rožnov pod Radhoštěm (návrh analogových obvodů a aplikace výkonových IO), firma S3, Praha (návrh analogových a digitálních obvodů, návrh software pro ASIC mikroprocesory), Honeywell (pracoviště v Brně a v Praze), STMicroelectronics, Praha (otevřeno v roce 2002). O otevření návrhového centra v Brně jedná firma National Semiconductors. Motorola má nové návrhové centrum v Bratislavě.

9. Závěr -

Budoucnost mikroelektroniky Tempo rozvoje mikroelektroniky je stále mimořádně vysoké. Vývoj v mikroelektronice se v příštích 15 letech nesetká s podstatnými překážkami. Dominantním materiálem zůstává křemík a technologie CMOS si udrží svoje vedoucí postavení, zvýší se stupeň integrace a rychlost systému, sníží se energetická spotřeba. Mikroelektronické technologie umožní výrobu cenově dostupných mikrosystémů (inteligentních senzorů, mikromechanických prvků apod.).

Hlavním systémovým trendem bude nástup polovodivových součástek označovaných jako *System on Chip* (SoC) - které umožní integrovat stále větší počet funkcí na jediném čipu. Pro zvládnutí těchto systémů bude nutné do roku 2010 více než stokrát zvýšit produktivitu polovodivových technologií. Výraznou hybnou silou se stanou softwarově orientovaná řešení. Na druhé straně vzniknou komplikované systémy CAD/CAE/CAX pokrývající fyzikální i ekonomickou problematiku.

Trendy k ekonomické výrobě se prohloubí koncentrací a specializací výroby. Budou existovat firmy a návrhové domy bez vlastních výrobních provozů (Fabless Companies), nebo dokonce společnosti, které nebudou vůbec nabízet skutečné elektronické součástky (Chipless Companies), ale budou poskytovat jen návrhové informace v podobě knihovnických stavebních prvků (cores). Jejich partnerem pak budou specializovaní výrobci čipů (Wafer-Fabs, silicon foundries) bez vlastních vývojových kapacit.

V oblasti vzdělávání se prohloubí nezbytnost výchovy k mezidisciplinární kreativite umožňující zpracování všech druhů informací. Stále poroste počet pracovních příležitostí v oblasti návrhu a aplikací mikroelektroniky.

LITERATURA

- [1] HRASSKY, P.: Specializované integrované obvody pro inovativní elektronické systémy. Sdelovací technika. 1993, roc. LI, c. 2, str. 3-5, ISSN 0036-9942
- [2] <http://public.itrs.net/>
- [3] LURUYI, S. – XU, J. – ZASLAVSKY, A.: Future trends in Microelectronics. The road ahead. J.Wiley, 1999, ISBN 0-471-32183-4
- [4] LURUYI, S. – XU, J. – ZASLAVSKY, A.: Future trends in Microelectronics. The nano millenium. J.Wiley, 2002, ISBN 0-471-21247-4

- [5] IWAI, H. – OHMI, S.: Trends and projections for the future of scaling and future integration trends. In: OKLOBDZIJA, V.G.: The computer engineering handbook. CRC Press, 2002, ISBN 0-8493-0885-2
- [6] ÁC, V.: Mikroelektronika na prahu 3. tisícročia. In: 20 let Ústavu mikroelektroniky FEI VUT v Brne. Sborník prací. Nakl. Zdenek Novotný, Brno 2000, ISBN 80-214-1781-1, str.60-67
- [7] Ben: Mikroelektronika v příštím tisíciletí. Sdelovací technika, 1999, c. 1, s. 3-6
- [8] VALENTA, J.: Integrovaný obvod - základní kámen informacní revoluce. Vesmír, roc. 80 (131), rok 2001, c. 1, str. 24-31
- [9] ITOH, K. - KIMURA, S. - WANATABE, T.: Limitations and challenges of multigigabit DRAM chip design. IEEE Journal of Solid State Circuits, Vol. 32, No. 5, May 1997, pp. 624-634
- [10] MEINDL, J.D.: Cigaskale integration: is the sky the limit? IEEE Circuits and Devices, Vol. 12, No. 6, November 1996, pp. 19-32
- [11] LEE, K. - KIM, C. - RYU, D. - SIM, J.: Low-voltage, high-speed circuit design for gigabit DRAM's. IEEE Journal of Solid State Circuits, Vol. 32, No. 5, May 1997, pp. 642-648
- [12] BOKOR, J. - NEUREUTHER, A.R. - OLDHAM, W.G.: Advanced lithography for ULSI. IEEE Circuits and Devices, Vol. 12, No. 1, January 1996, pp. 11-15
- [13] McSHANE, E. aj.: One-chip wonders. IEEE Circuits and Devices, Vol. 14, No. 5, September 1998, pp. 35-42
- [14] VASUDEV, P.K. - ZEITZOFF, P.M.: Si-ULSI with a scaled-down future. IEEE Circuits and Devices, Vol. 14, No. 6, March 1998, pp. 19-29
- [15] CHOMA, J.: Preparing electrical engineering students for the VLSI communication circuits era. IEEE Circuits and Devices, Vol. 14, No. 6, May 1998, pp. 16-22
- [16] GEPPERT, L.: Solid state. Technology 1999. Analysis and Forecast. IEEE Spectrum, January 1999, pp. 52-56
- [17] MARTIN, B.: Electronic design automation. Technology 1999. Analysis and Forecast. IEEE Spectrum, January 1999, pp. 57-61
- [18] Scientific Report 1997. IMEC Leuven, Belgie